

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-168491

(P2001-168491A)

(43) 公開日 平成13年6月22日 (2001.6.22)

(51) Int.Cl. ⁷	識別記号	F I	テ-マコード* (参考)
H 0 5 K	1/16	H 0 5 K	A 4 E 3 5 1
	1/11		N 5 E 3 1 7
	3/40		K 5 E 3 4 6
	3/46		N
			Q
審査請求 未請求 請求項の数13 O L (全 17 頁) 最終頁に続く			

(21) 出願番号 特願平11-350500

(22) 出願日 平成11年12月9日 (1999.12.9)

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 加藤 秀樹

東京都府中市東芝町1番地 株式会社東芝
府中工場内

(74) 代理人 100077849

弁理士 須山 佐一

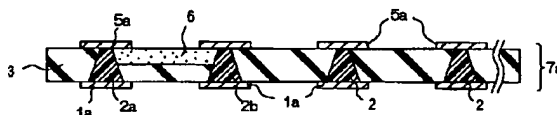
最終頁に続く

(54) 【発明の名称】 プリント配線基板、及びプリント配線基板の製造方法

(57) 【要約】

【課題】 できるだけ少ない製造工程で集積度が高く、部品実装時のデザインの幅が広くとれる多層板を製造することのできるプリント配線基板の製造方法およびそのようなプリント配線基板を提供する。

【解決手段】 導電性組成物で形成された略円錐形の導体バンプ群2, 2, ...を多層板7aの厚さ方向に圧入することにより多層板7aの上下各面の配線層1aと配線層5aとの層間接続を形成する導体バンプ貫通法による多層板の製造方法において、導体バンプ群2, 2, ...を突き当てる側の導体板5上に予め誘電性組成物又は抵抗性組成物を塗布した後に乾燥させて受動素子部材6を形成しておき、導体バンプ群2, 2, ...を突き当てたときに所定の隣接する導体バンプ2a, 2b間の隙間に受動素子部材を介挿させる。これら導体バンプ2a, 2bが受動素子部材6の両端付近で接触することによりコンデンサーCや抵抗Rなどの受動素子を多層板7aの内部に形成する。



【特許請求の範囲】

【請求項1】 絶縁性基材と、

前記絶縁性基材の両面にそれぞれ配設された第1の配線層及び第2の配線層と、
前記絶縁性基材の厚さ方向に貫通して形成され、前記第1の配線層と第2の配線層とを層間接続する導体バンプ群と、
前記第1の配線層と前記第2の配線層との間に埋設され、前記導体バンプとの間で受動素子を形成する誘電性組成物又は抵抗性組成物からなる受動素子部材と、
を具備するプリント配線基板。

【請求項2】 第1の導体板上に略円錐形の導体バンプ群を形成する工程と、
前記導体バンプ群上に絶縁性基材を載置する工程と、
前記第1の導体板と前記絶縁性基材とをプレスして前記導体バンプ群を前記絶縁性基材に貫通させる工程と、
第2の導体板上に誘電性組成物又は抵抗性組成物を塗布して受動素子部材を形成する工程と、
前記第1の導体板と前記第2の導体板とを、前記導体バンプ群と前記受動素子部材とを対向させて載置する工程と、
前記第1の導体板と前記第2の導体板とを前記導体バンプ群のうちの少なくとも二つが前記受動素子部材と接するようにプレスして前記導体バンプ群の少なくとも二つの間で受動素子を形成する工程と、
前記第1の導体板と前記第2の導体板とをパターニングしてそれぞれ第1の配線層と第2の配線層とを形成する工程と、
を具備するプリント配線基板の製造方法。

【請求項3】 第1の導体板上に略円錐形の導体バンプ群を形成する工程と、
前記導体バンプ群上に絶縁性基材を載置する工程と、
前記第1の導体板と前記絶縁性基材とをプレスして前記導体バンプ群を前記絶縁性基材に貫通させる工程と、
第2の導体板上の、前記導体バンプが当接する部分と前記導体バンプが当接する部分との間に誘電性組成物又は抵抗性組成物を塗布して、受動素子部材を形成する工程と、
前記第1の導体板と前記第2の導体板とを、前記導体バンプ群と前記受動素子部材とが対向する向きに載置する工程と、
前記第1の導体板と前記第2の導体板とをプレスして前記導体バンプ群を前記第2の導体板に当接させ、それにより前記導体バンプと前記受動素子部材との間で受動素子を形成する工程と、
前記第1の導体板及び第2の導体板とをパターニングしてそれぞれ第1の配線層と第2の配線層とを形成する工程と、
を具備するプリント配線基板の製造方法。

【請求項4】 絶縁性基材と、

前記絶縁性基材の両面にそれぞれ配設された第1の配線層及び第2の配線層と、
前記絶縁性基材の厚さ方向に形成され、前記第1の配線層と第2の配線層とを層間接続する導体バンプ群と、
前記導体バンプ群の少なくとも二つの導体バンプの間にわたって配設され、前記二つの導体バンプとの間で受動素子を形成する誘電性組成物又は抵抗性組成物からなる受動素子部材と、
を具備するプリント配線基板。

【請求項5】 第1の導体板上に略円錐形の第1の導体バンプ群を形成する工程と、
前記第1の導体バンプ群上に第1の絶縁性基材を載置する工程と、
前記第1の導体板と前記第1の絶縁性基材とをプレスして前記第1の導体バンプ群を前記第1の絶縁性基材に貫通させる工程と、
第2の導体板上の、前記第1の導体バンプが当接する部分の隙間に誘電性組成物又は抵抗性組成物を塗布して、第1の受動素子部材を形成する工程と、
前記第1の導体板と前記第2の導体板とを、前記第1の導体バンプ群と前記第1の受動素子部材とを対向させて載置する工程と、
前記第1の導体板と前記第2の導体板とをプレスして前記第1の導体バンプ群を前記第2の導体板に当接させ、それにより前記第1の導体バンプと前記第1の受動素子部材との間で第1の受動素子を形成する工程と、
前記第1の導体板及び第2の導体板とをパターニングしてそれぞれ第1の配線層と第2の配線層とを形成し、第1の積層体を得る工程と、
前記第1の配線層上の、第2の導体バンプが当接する部分の隙間に第2の誘電性組成物又は抵抗性組成物を塗布して、第2の受動素子部材を形成する工程と、
第3の導体板上に略円錐形の第2の導体バンプ群を形成する工程と、
前記第2の導体バンプ群上に第2の絶縁性基材を載置する工程と、
前記第3の導体板と前記第2の絶縁性基材とをプレスして前記第2の導体バンプ群を前記第2の絶縁性基材に貫通させる工程と、
前記第1の積層体と前記第3の導体板とを、前記第2の受動素子部材と前記第2の導体バンプ群とを対向させて載置する工程と、
前記第1の積層体と前記第3の導体板とをプレスして前記第2の導体バンプ群を前記第1の配線層に当接させ、それにより前記第2の導体バンプと前記第2の受動素子部材との間で第2の受動素子を形成する工程と、
前記第3の導体板をパターニングして第3の配線層を形成する工程と、
を具備するプリント配線基板の製造方法。

【請求項6】 第1の絶縁性基材と、

前記第1の絶縁性基材の第1の面に配設された第1の配線層と、
 前記第1の絶縁性基材の第2の面に配設された第2の配線層と、
 前記第1の絶縁性基材の厚さ方向に貫通して形成され、
 前記第1の配線層と前記第2の配線層とを接続する第1の導体バンプ群と、
 前記第1の導体バンプ群の少なくとも二つの導体バンプの間にわたって配設され、前記二つの導体バンプ間で第1の受動素子を形成する誘電性組成物又は抵抗性組成物からなる第1の受動素子部材と、
 前記第1の配線層を介して前記第1の絶縁性基材の第1の面に積層された第2の絶縁性基材と、
 前記第2の絶縁性基材の、前記第1の配線層と反対側の面に配設された第3の配線層と、
 前記第2の絶縁性基材の厚さ方向に貫通して形成され、
 前記第1の配線層と前記第3の配線層とを層間接続する第2の導体バンプ群と、
 前記第2の導体バンプ群の少なくとも二つの導体バンプの間にわたって配設され、前記二つの導体バンプとの間で第2の受動素子を形成する誘電性組成物又は抵抗性組成物からなる第2の受動素子部材と、
 を具備することを特徴とするプリント配線基板。
 【請求項7】 第1の導体板上に略円錐形の導体バンプ群を形成する工程と、
 前記導体バンプ群上に絶縁性基材を載置する工程と、
 前記第1の導体板と前記絶縁性基材とをプレスして前記導体バンプ群を前記絶縁性基材に貫通させる工程と、
 第2の導体板上の、前記導体バンプが当接する部分の周辺に誘電性組成物又は抵抗性組成物を塗布して、受動素子部材を形成する工程と、
 前記第1の導体板と前記第2の導体板とを、前記導体バンプ群と前記受動素子部材とを対向させて載置する工程と、
 前記第1の導体板と前記第2の導体板とを前記絶縁性基材を介してプレスして一部の前記導体バンプ群を前記前記第2の導体板に当接させるとともに他の一部の前記導体バンプ群を前記受動素子部材に当接させ、それにより前記導体バンプ群、前記受動素子部材、及び前記第2の導体板との間で受動素子を形成する工程と、
 前記第1の導体板及び第2の導体板とをパターニングしてそれぞれ第1の配線層と第2の配線層とを形成する工程と、
 を具備するプリント配線基板の製造方法。
 【請求項8】 絶縁性基材と、
 前記絶縁性基材の両面にそれぞれ配設された第1の配線層及び第2の配線層と、
 前記絶縁性基材の厚さ方向に貫通して形成され、前記第1の配線層と第2の配線層とを接続する第1の導体バンプ群と、

前記絶縁性基材と前記第1の配線層又は前記第2の配線層との間に埋設され、誘電性組成物又は抵抗性組成物からなる受動素子部材と、
 前記絶縁性基材の厚さ方向に貫通して形成され、前記第1の配線層又は第2の配線層と前記受動素子部材との間で受動素子を形成する第2の導体バンプ群と、を具備するプリント配線基板。
 【請求項9】 請求項8記載のプリント配線基板であって、前記受動素子部材が、前記第2の導体バンプ群の先端側と前記第1の配線層又は第2の配線層との間に介挿されていることを特徴するプリント配線基板。
 【請求項10】 請求項8記載のプリント配線基板であって、前記受動素子部材が、前記第2の導体バンプ群の底面側と前記第1の配線層又は第2の配線層との間に介挿されていることを特徴するプリント配線基板。
 【請求項11】 第1の導体板上に略円錐形の導体バンプ群を形成する工程と、
 前記導体バンプ群上に絶縁性基材を載置する工程と、
 前記第1の導体板と前記絶縁性基材とをプレスして前記導体バンプ群を前記絶縁性基材に貫通させる工程と、
 第2の導体板上の、前記導体バンプ群のうちの一部の導体バンプが当接する部分に誘電性組成物又は抵抗性組成物を塗布して、受動素子部材を形成する工程と、
 前記第1の導体板と前記第2の導体板とを、前記導体バンプ群と前記受動素子部材とが対向する向きに載置する工程と、
 前記第1の導体板と前記第2の導体板とをプレスして前記導体バンプ群を前記第2の導体板に当接させ、それにより前記一部の導体バンプと前記受動素子部材との間で受動素子を形成する工程と、
 前記第1の導体板及び第2の導体板とをパターニングしてそれぞれ第1の配線層と第2の配線層とを形成する工程と、
 を具備するプリント配線基板の製造方法。
 【請求項12】 第1の導体板の一部に誘電性組成物又は抵抗性組成物を塗布して、受動素子部材を形成する工程と、
 前記第1の導体板上及び前記受動素子部材上に略円錐形の導体バンプ群を形成する工程と、
 前記導体バンプ群上に絶縁性基材と、更にその上に第2の導体板とを載置する工程と、
 前記第1の導体板と前記第2の導体板とをプレスして前記導体バンプ群を前記絶縁性基材に貫通させると同時に前記第1の導体板、前記受動素子部材、及び前記導体バンプ群の一部との間で受動素子を形成する工程と、
 前記第1の導体板及び第2の導体板とをパターニングしてそれぞれ第1の配線層と第2の配線層とを形成する工程と、
 を具備するプリント配線基板の製造方法。
 【請求項13】 絶縁性基材と、

前記絶縁性基材の両面にそれぞれ配設された第1の配線層及び第2の配線層と、誘電性組成物又は抵抗性組成物からなり、前記絶縁性基材の厚さ方向に前記第1の配線層と第2の配線層とを層間接続し、前記第1の配線層及び第2の配線層との間で受動素子を形成するバンプと、を具備するプリント配線基板。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、プリント配線基板に係り、更に詳細には、複数の配線層間の電気的な導通が形成された多層板、及びそのような多層板の製造方法に関する。

【0002】

【従来の技術】従来より、複数の絶縁性基材が積層された基板間に複数の配線層が介挿された、いわゆる多層板では、層間接続する方法として導電性ビアやスルホールメッキ層などの導電性部材を基板の厚さ方向に埋設する方法が知られている。

【0003】その中でも、印刷技術を用いる導体バンプ貫通法は製造工程の点から着目されている。図39は導体バンプ貫通法の製造工程を示した垂直断面図である。この導体バンプ貫通法では、銅箔などの導体板101の上に印刷技術により銀ペーストなどの導電性組成物を用いて略円錐形の導体バンプ群102、102、…を形成し、この導体バンプ群102、102、…の上に絶縁性基材プリアレグ103と、更にその上に別の導体板104を重ね、この状態でローラプレスなどによりプレスして導体バンプ群102、102、…を絶縁性基材プリアレグ103に貫通させると同時に導体バンプ群102、102、…の先端側を導体板104に当接させることにより前記導体板101と導体板104との間で層間接続を形成する。

【0004】この多層板に各種素子を実装するには多層板の最外層である導体板101又は104上に最外層としての配線層101a、104aをそれぞれ形成し、この最外側の配線層に素子を固定したり、結線する。

【0005】そのため、多層板の最外側の表面は平坦であることが望ましく、表面が平坦な多層板が形成できる点で導体バンプ貫通法は導電性ビアを形成する方法やスルホールメッキ層などを形成する方法に比べて有利である。

【0006】ところで、携帯電話や各種情報端末装置の小型軽量化に伴い、ますます半導体部品の小型化が望まれており、それには更なる半導体部品の集積度の向上が必須である。

【0007】

【発明が解決しようとする課題】しかし、上記従来のような半導体部品の最外層に実装する多層板では多層板の面積自体が小型化される傾向にあるため、集積度の向上

にも自ずと限界がある。

【0008】そのため、半導体部品の一部を多層板の内部に埋め込む方法が提案されている。例えば、特開平5-343855号公報や特開平9-214090号公報などには抵抗体などの受動素子を多層板の厚さ方向に穿孔した貫通孔内に埋め込む方法が開示されている。

【0009】しかし、これらの方法では、受動素子を埋め込むための貫通孔を穿孔する工程とその貫通孔内に受動素子前駆体を充填する工程が必要となるため、全体の工数が多く、かえって手間がかかるために製造コスト的に採算が取れない、という問題がある。

【0010】本発明は上記従来の問題を解決するためになされた発明である。即ち、本発明は、できるだけ少ない製造工程で集積度が高く、部品実装時のデザインの幅が広くとれる多層板を製造することのできるプリント配線基板の製造方法およびそのようなプリント配線基板を提供することを目的とする。

【0011】

【課題を解決するための手段】本発明のプリント配線基板の製造方法は、絶縁性基材と、前記絶縁性基材の両面にそれぞれ配設された第1の配線層及び第2の配線層と、前記絶縁性基材の厚さ方向に貫通して形成され、前記第1の配線層と第2の配線層とを接続する導体バンプ群と、前記第1の配線層と前記第2の配線層との間に複数の前記導体バンプと接して埋設され、前記複数の導体バンプの間で受動素子を形成する誘電性組成物又は抵抗性組成物からなる受動素子部材と、を具備する。

【0012】上記プリント配線基板は以下の方法により製造される。

【0013】即ち、本発明のプリント配線基板製造方法は、第1の導体板上に略円錐形の導体バンプ群を形成する工程と、前記導体バンプ群上に絶縁性基材を載置する工程と、前記第1の導体板と前記絶縁性基材とをプレスして前記導体バンプ群を前記絶縁性基材に貫通させる工程と、第2の導体板上に誘電性組成物又は抵抗性組成物を塗布して受動素子部材を形成する工程と、前記第1の導体板と前記第2の導体板とを、前記導体バンプ群と前記受動素子部材とを対向させて載置する工程と、前記第1の導体板と前記第2の導体板とを前記導体バンプ群のうちの少なくとも二つが前記受動素子部材と接するようにプレスして前記導体バンプ群のうちの少なくとも二つの間で受動素子を形成する工程と、前記第1の導体板と前記第2の導体板とをパターンニングしてそれぞれ第1の配線層と第2の配線層とを形成する工程と、を具備する。

【0014】上記プリント配線基板及びその製造方法において、前記受動素子部材は前記導体バンプと導体バンプとの間に配設されていてもよく、前記導体バンプと前記導体板との間に配設されていてもよく、更に導体バンプの先端側と前記導体板との間に配設されていてもよ

く、また、導体バンプの底面側と前記導体板との間に配設されていてもよい。

【0015】本発明の他のプリント配線基板製造方法は、第1の導体板上に略円錐形の導体バンプ群を形成する工程と、前記導体バンプ群上に絶縁性基材を載置する工程と、前記第1の導体板と前記絶縁性基材とをプレスして前記導体バンプ群を前記絶縁性基材に貫通させる工程と、第2の導体板上の、前記導体バンプが当接する部分と前記導体バンプが当接する部分との間に誘電性組成物又は抵抗性組成物を塗布して受動素子部材を形成する工程と、前記第1の導体板と前記第2の導体板とを、前記導体バンプ群と前記受動素子部材とが対向する向きに載置する工程と、前記第1の導体板と前記第2の導体板とをプレスして前記導体バンプ群を前記第2の導体板に当接させ、それにより前記導体バンプと前記受動素子部材との間で受動素子を形成する工程と、前記第1の導体板及び第2の導体板とをパターンニングしてそれぞれ第1の配線層と第2の配線層とを形成する工程と、を具備する。

【0016】このプリント配線基板製造方法により、以下のプリント配線基板が得られる。即ち本発明の他のプリント配線基板は、絶縁性基材と、前記絶縁性基材の両面にそれぞれ配設された第1の配線層及び第2の配線層と、前記絶縁性基材の厚さ方向に貫通して形成され、前記第1の配線層と第2の配線層とを層間接続する導体バンプ群と、前記導体バンプ群の少なくとも二つの導体バンプの間にわたって配設され、前記二つの導体バンプとの間で受動素子を形成する誘電性組成物又は抵抗性組成物からなる受動素子部材と、を具備する。

【0017】本発明の更に別のプリント配線基板製造方法は、第1の導体板上に略円錐形の第1の導体バンプ群を形成する工程と、前記第1の導体バンプ群上に第1の絶縁性基材を載置する工程と、前記第1の導体板と前記第1の絶縁性基材とをプレスして前記第1の導体バンプ群を前記第1の絶縁性基材に貫通させる工程と、第2の導体板上の、前記第1の導体バンプが当接する部分の隙間に誘電性組成物又は抵抗性組成物を塗布して第1の受動素子部材を形成する工程と、前記第1の導体板と前記第2の導体板とを、前記第1の導体バンプ群と前記第1の受動素子部材とを対向させて載置する工程と、前記第1の導体板と前記第2の導体板とをプレスして前記第1の導体バンプ群を前記第2の導体板に当接させ、それにより前記第1の導体バンプと前記第1の受動素子部材との間で第1の受動素子を形成する工程と、前記第1の導体板及び第2の導体板とをパターンニングしてそれぞれ第1の配線層と第2の配線層とを形成し、第1の積層体を得る工程と、前記第1の配線層上の、第2の導体バンプが当接する部分の隙間に第2の誘電性組成物又は抵抗性組成物を塗布して第2の受動素子部材を形成する工程と、第3の導体板上に略円錐形の第2の導体バンプ群を

形成する工程と、前記第2の導体バンプ群上に第2の絶縁性基材を載置する工程と、前記第3の導体板と前記第2の絶縁性基材とをプレスして前記第2の導体バンプ群を前記第2の絶縁性基材に貫通させる工程と、前記第1の積層体と前記第3の導体板とを、前記第2の受動素子部材と前記第2の導体バンプ群とを対向させて載置する工程と、前記第1の積層体と前記第3の導体板とをプレスして前記第2の導体バンプ群を前記第1の配線層に当接させ、それにより前記第2の導体バンプと前記第2の受動素子部材との間で第2の受動素子を形成する工程と、前記第3の導体板をパターンニングして第3の配線層を形成する工程と、を具備する。

【0018】上記方法により、下記のプリント配線基板が得られる。即ち、本発明の更に別のプリント配線基板は、第1の絶縁性基材と、前記第1の絶縁性基材の第1の面に配設された第1の配線層と、前記第1の絶縁性基材の第2の面に配設された第2の配線層と、前記第1の絶縁性基材の厚さ方向に貫通して形成され、前記第1の配線層と前記第2の配線層とを接続する第1の導体バンプ群と、前記第1の導体バンプ群の少なくとも二つの導体バンプの間にわたって配設され、前記二つの導体バンプとの間で第1の受動素子を形成する誘電性組成物又は抵抗性組成物からなる第1の受動素子部材と、前記第1の配線層を介して前記第1の絶縁性基材の第1の面に積層された第2の絶縁性基材と、前記第2の絶縁性基材の、前記第1の配線層と反対側の面に配設された第3の配線層と、前記第2の絶縁性基材の厚さ方向に貫通して形成され、前記第1の配線層と前記第3の配線層とを接続する略円錐形の第2の導体バンプ群と、前記第2の導体バンプ群の少なくとも二つの導体バンプの間にわたって配設され、前記二つの導体バンプとの間で第2の受動素子を形成する誘電性組成物又は抵抗性組成物からなる第2の受動素子部材と、を具備する。

【0019】上記プリント配線基板及びその製造方法において、前記第1の受動素子と第2の受動素子とは同種類の素子でもよいし、別種類の素子でもよい。

【0020】本発明の更にもうひとつのプリント配線基板製造方法は、第1の導体板上に略円錐形の導体バンプ群を形成する工程と、前記導体バンプ群上に絶縁性基材を載置する工程と、前記第1の導体板と前記絶縁性基材とをプレスして前記導体バンプ群を前記絶縁性基材に貫通させる工程と、第2の導体板上の、前記導体バンプが当接する部分の周辺に誘電性組成物又は抵抗性組成物を塗布して受動素子部材を形成する工程と、前記第1の導体板と前記第2の導体板とを前記導体バンプ群と前記受動素子部材とを対向させて載置する工程と、前記第1の導体板と前記第2の導体板とを前記絶縁性基材を介してプレスして一部の前記導体バンプ群を前記前記第2の導体板に当接させるとともに他の一部の前記導体バンプ群を前記受動素子部材の表面に当接させ、それにより前記

導体バンプ群、前記受動素子部材、及び前記第2の導体板との間で受動素子を形成する工程と、前記第1の導体板及び第2の導体板とをパターンニングしてそれぞれ第1の配線層と第2の配線層とを形成する工程と、を具備する。

【0021】この方法により、下記のプリント配線基板が得られる。即ち、本発明の更にもう一つのプリント配線基板は、絶縁性基材と、前記絶縁性基材の両面にそれぞれ配設された第1の配線層及び第2の配線層と、前記絶縁性基材の厚さ方向に貫通して形成され、前記第1の配線層と第2の配線層とを接続する第1の導体バンプ群と、前記絶縁性基材と前記第1の配線層又は前記第2の配線層との間に埋設され、誘電性組成物又は抵抗性組成物からなる受動素子部材と、前記絶縁性基材の厚さ方向に貫通して形成され、前記第1の配線層又は第2の配線層と前記受動素子部材との間で受動素子を形成する第2の導体バンプ群と、を具備する。

【0022】上記プリント配線基板において、前記受動素子部材は、前記第2の導体バンプ群の先端側と前記第1の配線層又は第2の配線層との間に介挿されている。

【0023】また、上記プリント配線基板において、前記受動素子部材は、前記第2の導体バンプ群の底面側と前記第1の配線層又は第2の配線層との間に介挿されている。

【0024】本発明の更に他のプリント配線基板製造方法は、第1の導体板上に略円錐形の導体バンプ群を形成する工程と、前記導体バンプ群上に絶縁性基材を載置する工程と、前記第1の導体板と前記絶縁性基材とをプレスして前記導体バンプ群を前記絶縁性基材に貫通させる工程と、第2の導体板上の、前記導体バンプ群のうちの一部の導体バンプが当接する部分に誘電性組成物又は抵抗性組成物を塗布して、受動素子部材を形成する工程と、前記第1の導体板と前記第2の導体板とを、前記導体バンプ群と前記受動素子部材とが対向する向きに載置する工程と、前記第1の導体板と前記第2の導体板とをプレスして前記導体バンプ群を前記第2の導体板に当接させ、それにより前記一部の導体バンプと前記受動素子部材との間で受動素子を形成する工程と、前記第1の導体板及び第2の導体板とをパターンニングしてそれぞれ第1の配線層と第2の配線層とを形成する工程と、を具備する。

【0025】この方法により、下記のプリント配線基板が得られる。即ち、本発明の更に他のプリント配線基板は、第1の導体板の一部に誘電性組成物又は抵抗性組成物を塗布して、受動素子部材を形成する工程と、前記第1の導体板上及び前記受動素子部材上に略円錐形の導体バンプ群を形成する工程と、前記導体バンプ群上に絶縁性基材と、更にその上に第2の導体板とを載置する工程と、前記第1の導体板と前記第2の導体板とをプレスし

て前記導体バンプ群を前記絶縁性基材に貫通させると同時に前記第1の導体板、前記受動素子部材、及び前記導体バンプ群の一部との間で受動素子を形成する工程と、前記第1の導体板及び第2の導体板とをパターンニングしてそれぞれ第1の配線層と第2の配線層とを形成する工程と、を具備する。

【0026】本発明の更に他のもう一つのプリント配線基板は、絶縁性基材と、前記絶縁性基材の両面にそれぞれ配設された第1の配線層及び第2の配線層と、誘電性組成物又は抵抗性組成物からなり、前記絶縁性基材の厚さ方向に前記第1の配線層と第2の配線層とを層間接続し、前記第1の配線層及び第2の配線層との間で受動素子を形成するバンプと、を具備する。

【0027】このプリント配線基板は、例えば下記の方法により製造される。即ち、本発明の更に他のもう一つのプリント配線基板製造方法は、第1の導体板上に誘電性組成物又は抵抗性組成物を用いて略円錐形のバンプ群を形成する工程と、前記バンプ群上に絶縁性基材と、更にその上に第2の導体板とを載置する工程と、前記第1の導体板と前記第2の導体板とをプレスして前記バンプ群を前記絶縁性基材に貫通させると同時に前記第2の導体板に当接させ、それにより前記第1の導体板、前記バンプ、及び前記第2の導体板との間で受動素子を形成する工程と、前記第1の導体板及び第2の導体板とをパターンニングしてそれぞれ第1の配線層と第2の配線層とを形成する工程と、を具備する。

【0028】本発明では、導体バンプ貫通法による製造工程の途中で誘電性組成物又は抵抗性組成物を導体板の表面に塗布するので、貫通孔を穿孔したり、その貫通孔内に誘電性組成物又は抵抗性組成物を充填する手間が省ける。その結果、導体バンプ貫通法の製造工程に比べ、僅かな工程を追加するだけで受動素子を多層板内に形成することができ、製造工程数の増加を最小限に抑えることができる。

【0029】また、本発明では、誘電性組成物又は抵抗性組成物からなる受動素子部材を絶縁性基材とこの絶縁性基材に積層される導体板や配線層との間に埋設され、導体バンプ、導体板、或いは配線層、との間で受動素子を形成するので、多層板の内部に所定の受動素子を内蔵させることができる。そのため、多層板の最外層表面を広く利用することができ、より多くの素子や部品を実装することができるので、集積度を更に向上させることができる。

【0030】

【発明の実施の形態】（第1の実施の形態）以下、本発明の発明の実施形態に係るプリント配線基板の製造方法について説明する。図1は本実施形態に係るプリント配線基板の製造方法のフローを示したフローチャートであり、図2～図15は同プリント配線基板の製造方法の各工程を模式的に示した垂直断面図である。

【0031】図2に示したように、まず銅箔などの導体板1（第1の導体板）の片面に印刷技術により銀ペーストなどの導電性組成物を用いて略円錐形の導体バンパ群2, 2, …を形成する（ステップ1）。

【0032】次に図3に示すように、こうして形成した導体バンパ群2, 2, …の上に絶縁性基材としての絶縁性基材プリプレグ（以下、絶縁性基材プリプレグを単に「プリプレグ」という。）3を載置する（ステップ2）。この状態で例えば表面が弾性材料で形成されたローラーの間を通過させるなどの方法により前記導体板1とプリプレグ3とをプレスする（ステップ3）と、導体バンパ群2, 2, …がプリプレグ3を貫通して反対側に突抜ける。それと同時に導体バンパ群2, 2, …の先端部分はローラーの弾性材料に押しつけられて丸まった形になり、図4に示したような積層体4が得られる。

【0033】一方、前記積層体4とは別個に別の導体板（第2の導体板）5を用意し、図5に示したようにこの導体板5の一方の表面上に受動素子を形成する組成物を例えば印刷技術を用いて塗布して（ステップ1'）受動素子部材6を形成する。この受動素子部材6を構成する誘電性組成物や抵抗性組成物などの組成物としては、例えば銀ペーストなどのように所定の電気的特性を備えた粉状物や微粒子を樹脂とその溶剤に分散させたものが挙げられる。この組成物を塗布して形成される受動素子部材6は、塗布後乾燥することにより誘電体層や抵抗体層を形成し、配線層を構成する導体板と組み合わせられることにより、それぞれコンデンサーや抵抗として機能する。

【0034】この受動素子部材を形成する位置としては、図6に示したような隣接する二つの導体バンパ2と導体バンパ2との隙間が挙げられる。図6中点線で示した円は導体バンパ2の外形を示しており、大きい方の円は導体バンパ2の底面を示し、小さい方の円は導体板5に突き当てられた導体バンパ2の当接面を示している。

【0035】なお、図6に示した位置の変形例として、図7に示したように隣接する二つの導体バンパ2, 2を包含する長方形に塗布する方法や、図8に示したように隣接する二つの導体バンパ2, 2を包含する長円形に塗布する方法、或いは図9に示すように隣接する二つの導体バンパ2, 2の側面の内側の半分どうしと接するように半円形の切り欠き部分を備えた形状に塗布する方法などが挙げられる。

【0036】次に、誘電性組成物又は抵抗性組成物を塗布したら、乾燥して受動素子部材6を形成する（ステップ2'）。こうして得た導体板5と積層体4とを、図10に示すように受動素子部材6と導体バンパ群2, 2, …の先端とが対向する向きに載置する（ステップ4）。この状態で例えばローラープレス間に通すことにより導体板5と積層体4とをプレスすると（ステップ5）、プリプレグ3の図10中上面に突き出た導体バンパ群2,

2, …の先端部分が導体板5表面に当接され、図11に示したように導体板1と5との間での層間接続が形成される。それと同時に受動素子部材6と隣接する二つの導体バンパ2 a, 2 bの各側面の一部との間で接触が形成され、図11に示したような積層体7が形成される。

【0037】こうして得た積層体7の上下各面の導体板1及び導体板5について、例えばエッチングを施すことによりパターニングして、それぞれ配線パターン1 a及び配線パターン5 aを形成し、上下二層の多層板7 aが形成される。

【0038】また、このパターニングにより受動素子部材6が接していた部分の導体板5が除去されることにより、導体バンパ2 a, 2 b、導体バンパ2 a, 2 bの頭部で接する配線層5 a, 5 a、及び受動素子部材6とが組み合わさって一つの受動素子が形成される。

【0039】なお、受動素子部材6とこの受動素子部材6に接触して受動素子の端子の一部を構成する二つの導体バンパ2 a, 2 bとの係合状態は図12に示したような導体バンパ2 a, 2 bの各側面の内側どうしを接続させるような状態の他にもいくつかの変形例が考えられる。

【0040】例えば、図13に示したように受動素子部材6を完全に貫通した状態である。これは図7に示した配置の垂直断面に相当する。或いは、図14に示したように導体バンパ2 a, 2 bの先端の一部、各内側が受動素子部材6の左右両端とそれぞれ接している場合である。

【0041】更に、図15に示したように、導体バンパ2 a, 2 bの各先端が受動素子部材6を完全に貫通しておらず、受動素子部材6の途中で係止したようになっていてもよい。

【0042】以上詳述したように、本実施形態によれば、導体バンパ群を用いて層間接続する多層板の製造過程で誘電性組成物又は抵抗性組成物を導体板の表面に塗布するので、受動素子を埋設するだけのためにわざわざ貫通孔を穿孔したり、その貫通孔内に誘電性組成物又は抵抗性組成物を充填するといった作業が不要である。

【0043】その結果、導体バンパ貫通法の製造工程に対して、受動素子部材を形成するという工程を追加するだけで済み、追加の工程を最小限に留めながら受動素子を多層板内に形成することができる。

【0044】また、本実施形態では、誘電性組成物又は抵抗性組成物からなる受動素子部材を絶縁性基材とこの絶縁性基材に積層される導体板や配線層との間に埋設され、導体バンパ、導体板、或いは配線層、との間で受動素子を形成するので、多層板の内部に所定の受動素子を内蔵させることができる。そのため、多層板の最外層表面を広く利用することができ、より多くの素子や部品を実装することができるので、集積度を更に向上させることができる。

【0045】以下、本実施形態に係る多層板を用いた半導体パッケージと従来の多層板を用いた半導体パッケージの集積度の違いについて説明する。図16は従来の多層板を用いた半導体パッケージの垂直断面図であり、図17は本実施形態に係る多層板を用いた半導体パッケージの垂直断面図である。

【0046】従来の多層板では半導体チップ56と電源線側配線層51aとを接続する際に抵抗RやコンデンサCなどを介挿するには図16に示したように、電源線側配線層51aに接続された配線層54aと半導体チップ56と接続された配線層54bとの間に抵抗やコンデンサなどの受動素子55を接続しており、この受動素子55を接続するためのスペースが必要となる。そのため、集積度を上げるための障害となっていた。

【0047】一方、本実施形態の多層板では、抵抗やコンデンサなどの受動素子を形成する受動素子部材60を絶縁性基材53内の導体バンプ52aと導体バンプ52bとの間に配設してあるので、図17に示したように半導体チップ56を配線層54bに接続するだけで、電源線側配線層51aと半導体チップ56との間に受動素子を介挿した配線を形成することができる。そのため、受動素子55を基板の上面に配設するためのスペースが不要になり、その分半導体パッケージを小型化でき、集積度を向上させることができる。

【0048】なお、本発明は上記実施形態の内容に限定されるものではない。

【0049】例えば、上記実施形態では受動素子部材は隣接する二つの導体バンプの間にわたって配設されているが、一つの受動素子部材に三つ以上の導体バンプが接触していてもよい。また、上記実施形態では1枚の絶縁性基材の両面に配線層1a、5aが形成されたいわゆる二層の配線層からなる多層板7aを例にして説明したが、本発明が三層以上の配線層からなる多層板にも使用できることはいうまでもない。

【0050】更に、本実施形態において、導体バンプを貫通させるのに使用する絶縁性基材としては、ガラスクロスやマット、有機合成繊維布やマット、或いは紙などの補強材で強化された合成樹脂系シートが挙げられる。その厚さは20～400 μ m程度が好ましい。ここで、合成樹脂としては、例えばポリカーボネート樹脂、ポリスルホン樹脂、熱可塑性ポリイミド樹脂、ポリ4フッ化エチレン6フッ化プロピレン樹脂、ポリエーテルエーテルケトン樹脂などの熱可塑性樹脂、エポキシ樹脂、ビスマレイミドトリアジン樹脂、ポリイミド樹脂、フェノール樹脂、ポリエステル樹脂、メラミン樹脂などの熱硬化性樹脂、あるいはブタジエンゴム、ブチルゴム、天然ゴム、ネオプレンゴム、シリコンゴムなどのゴム類が挙げられる。

【0051】そして、前記略円錐形の導体バンプの形成は、導電性組成物で形成する場合、例えば比較的厚いメ

タルマスクを用いた印刷法で、アスペクト比の高い略円錐形の導体バンプ群を形成できる。また、前記略円錐形の導体バンプ群の高さは、一般的に、20～500 μ m程度が可能である。

【0052】本発明において、略円錐形の導体バンプ群を導電性金属で形成する手段としては、例えば、銅箔などの支持基体面の所定位置に、金もしくは銅のボールを押し付け、しかる後に引き離すことにより先端が尖った略円錐形の導体（素子）群を形成できる。また予め、略円錐形の導体の形に対応する凹部を形成したプレートに溶融金属を注入し、略円錐形の導体バンプ群を形成することも可能である。更に他の手段として、支持フィルム面上に感光性レジストを厚めに塗布し、支持フィルム側から露光することにより先端が尖った台形の凹部を持った窪み群を形成した後、前記支持フィルムを除去し、この支持フィルム除去面に金属膜を張り、銅、金、銀、半田などをメッキして所定位置に微小な略円錐形の導体バンプ群を形成してもよい。

【0053】また、本発明において、前記略円錐形の導体バンプ群を支持する基体としては、離形性のあるフィルムあるいは金属箔などが挙げられ、この支持基体は1枚のシートであってもよく、パターン化されたものでもよく、その形状は特に限定されない。

【0054】更に本発明において、前記略円錐形の導体バンプを合成樹脂系シートに貫通させる手段として、例えば、略円錐形の導体バンプ群を形成した支持基体、及び合成樹脂系シートなどをロールから巻き戻しながら、加熱して樹脂分を柔らかくし、例えば、寸法や変形の少ない金属製、硬質な耐熱性樹脂製、もしくはセラミック製のローラと、合成樹脂側には加圧したとき弾性的に変形するローラ、例えば前記のようなゴム製のローラとの間を通過させることにより、略円錐形の導体バンプが貫通し、合成樹脂系シート表面に両端側が露出してなる多層板を連続的に製造することができる。

【0055】（第2の実施形態）以下、本発明の第2の実施形態について説明する。なお、本実施形態以降の実施形態のうち、先行する実施形態と重複する部分については説明を省略する。

【0056】図18は本実施形態に係るプリント配線基板の製造方法のフローを示したフローチャートであり、図19～図23は同製造方法の各工程を模式的に示した垂直断面図である。

【0057】本実施形態に係るプリント配線基板を製造するには、図18のステップ1a～6aに従って多層板7aを形成する。このステップ1a～6aは、上記第1の実施形態のステップ1～6と同じ内容であり、本実施形態のステップ1b～2bは、受動素子部材6を形成する組成物を「第1の組成物1」と命名した以外は上記第1の実施形態のステップ1'～2'と同じである。

【0058】ステップ1a～6a及びステップ1b～2

bを経て図19に示したような多層板7aが得られたら、この多層板7aの図中上面側に形成された配線層5bと配線層5cとにわたって、受動素子を形成する組成物2を例えば印刷技術を用いて塗布し(ステップ7a)、図20に示したような受動素子部材8(第1の受動素子部材)を形成する。

【0059】この第2の受動素子部材8は前記受動素子部材6と同じ性質の受動素子を形成するものであっても、異なる性質の受動素子を形成するものであってもよいが、同じ性質の受動素子は同一層上に形成することが製造工程上有利であるので、図20のように形成する層が異なる場合には異なる性質の受動素子を配設するのが好ましい。例えば、受動素子部材6が抵抗Rを構成する抵抗性組成物を塗布したものであれば、受動素子部材8はコンデンサーCを構成する誘電性組成物を塗布したものにするのが好ましい。

【0060】図20のように第2の組成物を塗布したら、この第2の組成物を乾燥させて第2の受動素子部材8を形成して(ステップ8a)、積層体7bを得る。

【0061】一方、積層体7bとは別個に導体板11を用意し、この導体板11上に導体パンプ群12、12、…を形成し(ステップ1c)、これにプリプレグ13を載置し(ステップ2c)、プレスして(ステップ3c)、図21のような積層体14を形成する。

【0062】次に先の積層体7bと積層体14とを、図21に示したように導体パンプ群12、12、…の先端側と第2の受動素子部材8とが対向する向きに載置し(ステップ9a)する。

【0063】しかる後にこの状態で積層体7bと積層体14とを例えばローラープレス間に通すことによりプレスして(ステップ10a)、導体パンプ群12、12、…の先端側を配線層5a～5bに当接させる。このとき、導体パンプ群12、12、…の一部(導体パンプ12aと12b)は第2の受動素子部材8を貫通してから配線層5b、5cに当接する。この第2の受動素子部材8を貫通することにより導体パンプ12aと12bとは受動素子部材8と接触して第2の受動素子を形成し、図22に示したような積層体15を形成する。

【0064】次いでこの積層体15の図中上面の導体板11について例えばエッチング処理を施すことによりパターンニングして(ステップ11a)、配線層11aを形成することにより図23に示したような多層板16が得られる。

【0065】本実施形態では、種類の異なる二つの受動素子を異なる絶縁性基材の中に埋設しているので、更に集積度を向上させることができるという特有の効果が得られる。

【0066】また、本実施形態では異なる種類の受動素子部材を異なる絶縁性基材の層に形成しているので、同一層上に2種類の組成物を塗り分ける手間が掛からない

ので、追加される工数を最小限に抑えることができる。

【0067】(第3の実施形態)本実施形態では、第1の実施形態で用いた積層体4と同じ積層体4を用いる。

【0068】図24は本実施形態に係るプリント配線基板の製造方法のフローを示したフローチャートであり、図25～図27は同製造方法の各工程を模式的に示した垂直断面図である。

【0069】本実施形態に係るプリント配線基板を製造するには、図24のステップ1d～3dの工程を行なうことにより図25に示したような積層体4を得る。この積層体4とは別個に別の導体板21を用意し、この導体板21の一方の面上の、導体パンプ2aを突き当てる位置に第1の組成物を例えば印刷技術を用いて塗布する(ステップ1e)。またこのとき、導体パンプ2bを突き当てる位置に第2の組成物を塗布してもよい。上記第1の組成物と第2の組成物とは同種類の受動素子を形成する組成物であってもよく、また異なる種類の受動素子を形成する組成物であってもよい。

【0070】導体板21上に第1の組成物と希望する場合には第2の組成物とを塗布後乾燥して(ステップ2e)、図25に示したような受動素子部材22と受動素子部材23とを形成する。

【0071】しかる後に導体板21と積層体4とを、図25に示したように導体パンプ群2a、2b、2、2、…の先端側と受動素子部材22、23とが対向する向きに載置する(ステップ4d)。この状態で導体板21と積層体4とを例えばローラープレス間に通すことによりプレスすると(ステップ5d)、導体パンプ2aが受動素子部材22の図中下面側に当接し、導体パンプ2bが受動素子部材23の図中下面側に当接すると同時に導体パンプ群2、2、…の先端側が導体板21に当接して図26に示したような導体板1と導体21との間で層間接続が形成された積層体24が得られる。

【0072】こうして得られた積層体24の上下の導体板1及び21について例えばエッチング処理を施すことによりパターンニングして(ステップ6d)、それぞれ配線層1a及び配線層21aを形成することにより図27に示したような多層板25が得られる。

【0073】本実施形態によれば、導体パンプ2aや導体パンプ2bと導体板21との間で基板の厚さ方向に受動素子を形成しているので、配線層21aの図中水平方向の広がり極めて小さい受動素子を基板内に形成することができる。したがって、配線層21a上には更に各種半導体素子を高密度で実装できるので、集積度を更に向上させることができる、という特有の効果が得られる。

【0074】なお、受動素子部材22と23とを同じ誘電性組成物又は抵抗性組成物を用いて形成してもよいことは言うまでもない。

【0075】(第4の実施形態)図28は本実施形態に

係るプリント配線基板の製造方法のフローを示したフローチャートであり、図29～図33は同製造方法の各工程を模式的に示した垂直断面図である。

【0076】本実施形態に係るプリント配線基板を製造するには、まず銅箔などの導体板31を用意し、この導体板31の上に例えば印刷技術を用いて誘電性組成物又は抵抗性組成物を塗布する(ステップ1f)。こうして誘電性組成物又は抵抗性組成物を塗布した導体板31を乾燥して(ステップ2f)、図29に示したような受動素子部材32、32が形成された導体板31Aを得る。

【0077】次に導体板31Aの受動素子32、32を形成した面上に例えば印刷技術を用いて例えば銀ペーストなどの導電性組成物からなる略円錐形の導体バンプ群33、33、…を形成して(ステップ3f)、図30に示したような導体板31Bを得る。

【0078】このとき、受動素子部材32、32の上面上に導体バンプ33a、33aが形成される。

【0079】こうして得た導体板31Bの導体バンプ群33a、33a、33、33、…の上にプリプレグ34と更にその上に別の導体板35とを載置し(ステップ4f)、この状態で導体板31B、プリプレグ34、及び導体板35を例えばローラープレスの間に通すなどの方法によりプレスすると(ステップ5f)、導体バンプ群33a、33a、33、33、…がプリプレグ34を貫通し、導体バンプ群33a、33a、33、33、…の先端側が導体板35の下面側に当接して図32に示したような導体板31と導体板35との間で層間接続された積層体36が得られる。

【0080】こうして得た積層体36の上下各面の導体板31、35について例えばエッチング処理によりパターンニングすると(ステップ6f)、図33に示したような多層板37が形成される。

【0081】本実施形態では、受動素子部材32を導体バンプ33の底面側に配設しているので、導体バンプ33との接続が確実となる。また、受動素子部材32の厚さが終始一定であるので、受動素子の能力を所期の値のものにすることが容易になるという特有の効果が得られる。

【0082】また、本実施形態によれば、導体バンプ33aと導体板31、33との間で基板の厚さ方向に受動素子を形成しているため、配線層31a、35aの図中水平方向の広がり極めて小さい受動素子を基板内に形成することができる。したがって、配線層31a、35a上には更に各種半導体素子を高密度で実装できるので、集積度を更に向上させることができる、という効果が得られる。

【0083】(第5の実施形態)図34は本実施形態に係るプリント配線基板の製造方法のフローを示したフローチャートであり、図35～図38は同製造方法の各工程を模式的に示した垂直断面図である。

【0084】本実施形態に係るプリント配線基板を製造するには、まず銅箔などの導体板41を用意し、この導体板41の上に例えば印刷技術により誘電性組成物又は抵抗性組成物などの所期の受動素子を形成する組成物を用いて略円錐形のバンプ群42、42、…を形成し(ステップ1g)、次いでこれらバンプ群42、42、…を乾燥して(ステップ2g)、図35に示したような導体板41Aを得る。

【0085】次に、図36に示したように導体板41のバンプ群42、42、…の上に絶縁性基材プリプレグ43と、更にその上に別の導体板44とを載置する(ステップ3g)。

【0086】しかる後にこの状態で導体板41A、プリプレグ43、及び導体板44を、例えばローラープレス間を通すなどの方法によりプレスすると(ステップ4g)、バンプ群42、42、…が絶縁性基材プリプレグ43に貫通すると同時にバンプ群42、42、…の先端側が導体板44に当接して図37に示したような前記導体板41と導体板44との間で層間接続が形成された積層体45が得られる。

【0087】こうして得られた積層体45の上下各面に配設された導体板41、44に例えばエッチング処理を施すなどの方法によりパターンニングを行ない(ステップ5g)、図38に示したような配線層41a、44aがそれぞれ形成された多層板46が得られる。

【0088】本実施形態では、バンプ自体を誘電性組成物又は抵抗性組成物で構成しているため、多層板完成後はバンプ自身がコンデンサーCや抵抗Rなどの受動素子として機能する。そのため、更に集積度を向上させることができる。

【0089】上述した各実施形態に記載された基板内蔵抵抗(抵抗組成物の塗布・印刷により基板内に形成された抵抗)、基板内蔵コンデンサー(コンデンサー組成物の塗布・印刷により基板内に形成されたコンデンサー)はプリント配線基板上に形成される電気回路のいかなる抵抗、コンデンサーとしても使用可能であるが、特に電源端子、GND端子接続部に形成された場合には、その基板に実装する半導体装置の設計変更によって端子位置が変更される可能性が低く、特に有効である。

【0090】また、これらの端子に接続される受動素子は特性変動の許容範囲が広いこと、本発明の実施は特に有効である。

【0091】

【発明の効果】本発明によれば、導体バンプ貫通法による製造工程の途中で誘電性組成物又は抵抗性組成物を導体板の表面に塗布するので、貫通孔を穿孔したり、その貫通孔内に誘電性組成物又は抵抗性組成物を充填する手間が省ける。その結果、導体バンプ貫通法の製造工程に比べ、僅かな工程を追加するだけで受動素子を多層板内に形成することができ、製造工程数の増加を最小限に抑

えることができる。

【0092】また、本発明では、誘電性組成物又は抵抗性組成物からなる受動性素子部材を絶縁性基材とこの絶縁性基材に積層される導体板や配線層との間に埋設され、導体バンプ、導体板、或いは配線層、との間で受動素子を形成するので、多層板の内部に所定の受動素子を内蔵させることができる。そのため、多層板の最外層表面を広く利用することができ、より多くの素子や部品を実装することができるので、集積度を更に向上させることができる。

【図面の簡単な説明】

【図1】第1の実施形態に係るプリント配線基板の製造方法のフローを示したフローチャートである。

【図2】第1の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図3】第1の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図4】第1の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図5】第1の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図6】第1の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図7】第1の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図8】第1の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図9】第1の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図10】第1の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図11】第1の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図12】第1の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図13】第1の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図14】第1の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図15】第1の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図16】従来の多層板を用いた半導体パッケージの垂直断面図である。

【図17】第1の実施形態に係る多層板を用いた半導体パッケージの垂直断面図である。

【図18】第2の実施形態に係るプリント配線基板の製造方法のフローを示したフローチャートである。

【図19】第2の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図20】第2の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図21】第2の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図22】第2の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図23】第2の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図24】第3の実施形態に係るプリント配線基板製造方法のフローを示したフローチャートである。

【図25】第3の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図26】第3の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図27】第3の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図28】第4の実施形態に係るプリント配線基板の製造方法のフローを示したフローチャートである。

【図29】第4の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図30】第4の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図31】第4の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図32】第4の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図33】第4の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図34】第5の実施形態に係るプリント配線基板の製造方法のフローを示したフローチャートである。

【図35】第5の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図36】第5の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図37】第5の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

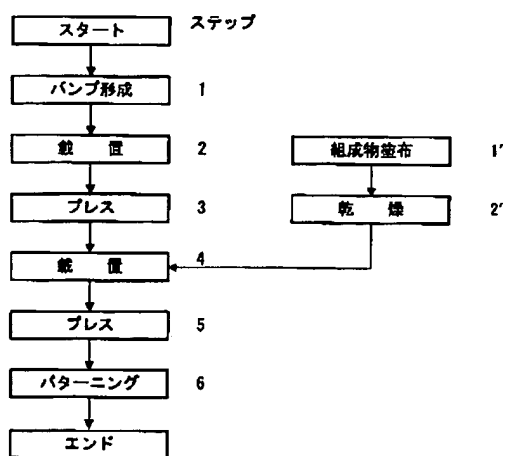
【図38】第5の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図39】従来のプリント配線基板の製造方法の工程を示した垂直断面図である。

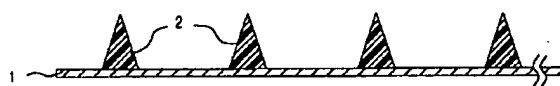
【符号の説明】

- 3…プリプレグ（絶縁性基材）、
- 1a…配線層（第1の配線層）、
- 5a…配線層（第2の配線層）、
- 2…導体バンプ、
- 6…受動素子部材、
- 1…導体板（第1の導体板）、
- 5…導体板（第2の導体板）。

【図1】



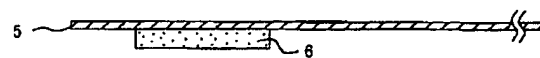
【図2】



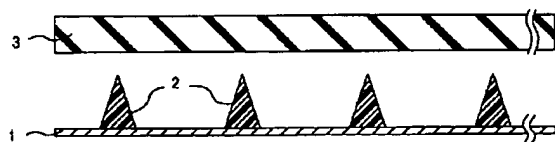
【図4】



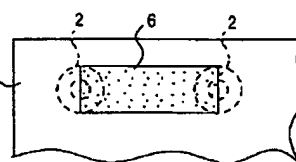
【図5】



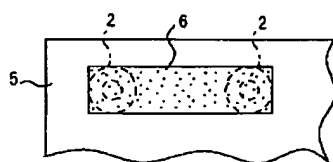
【図3】



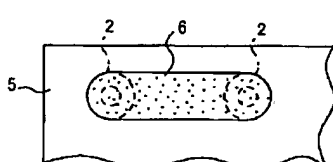
【図6】



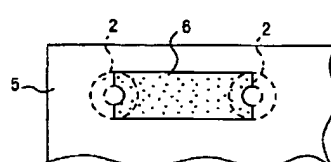
【図7】



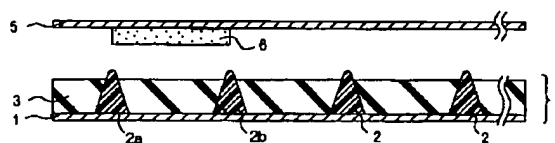
【図8】



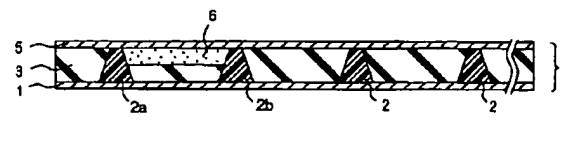
【図9】



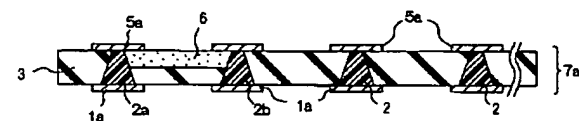
【図10】



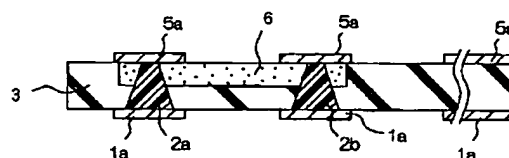
【図11】



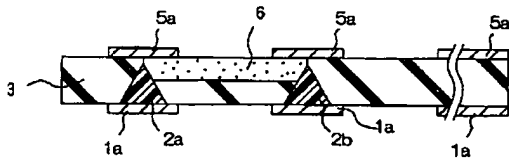
【図12】



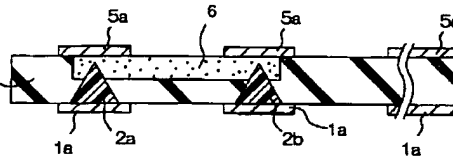
【図13】



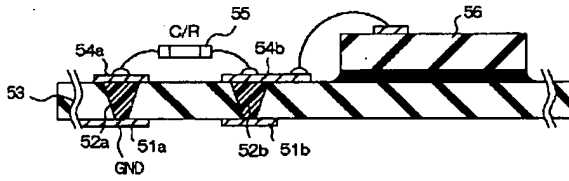
【図14】



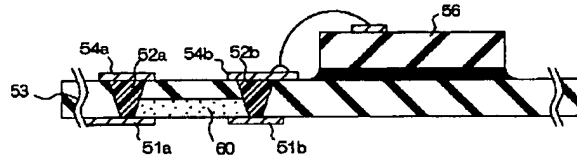
【図15】



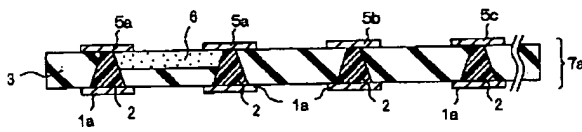
【図16】



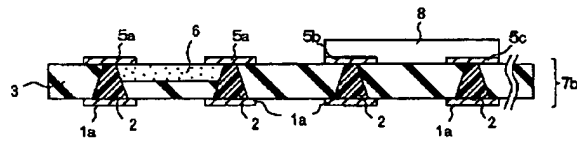
【図17】



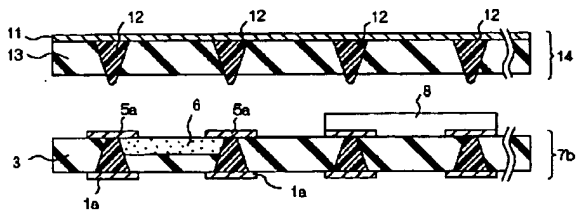
【図19】



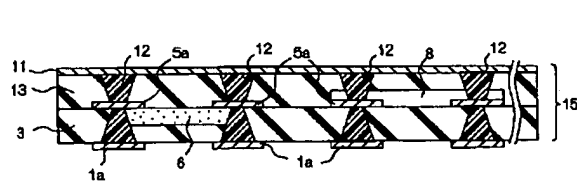
【図20】



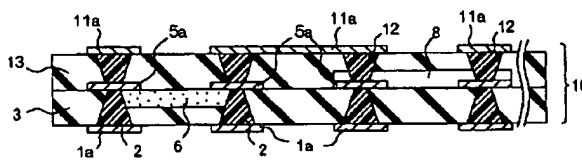
【図21】



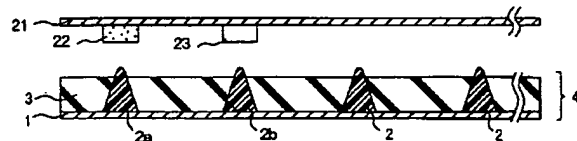
【図22】



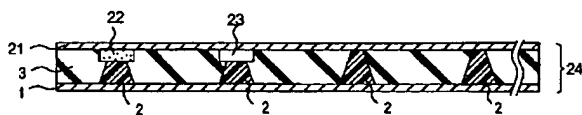
【図23】



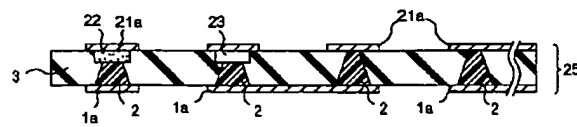
【図25】



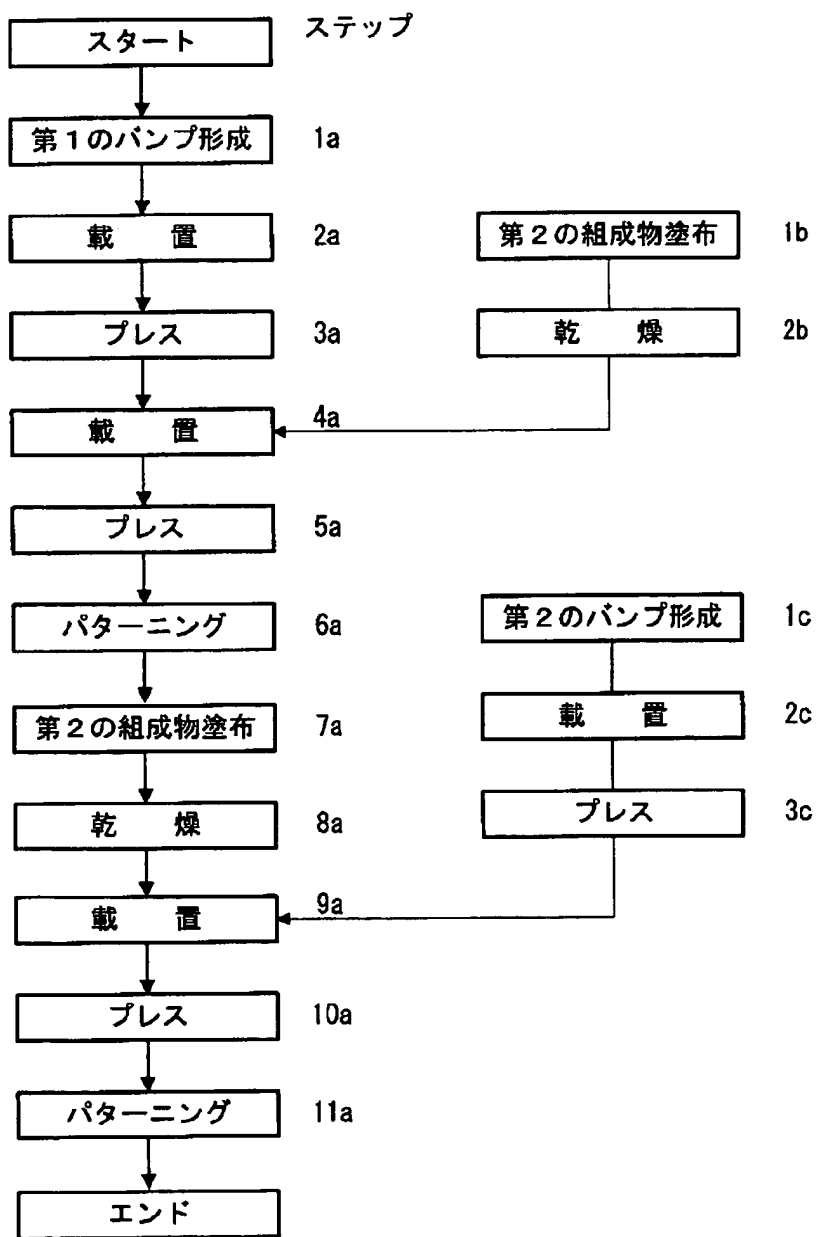
【図26】



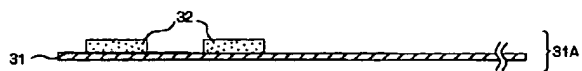
【図27】



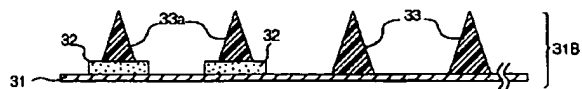
【図18】



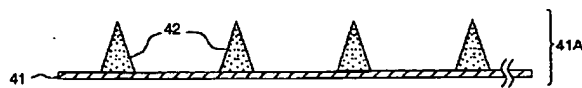
【図29】



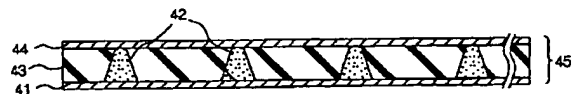
【図30】



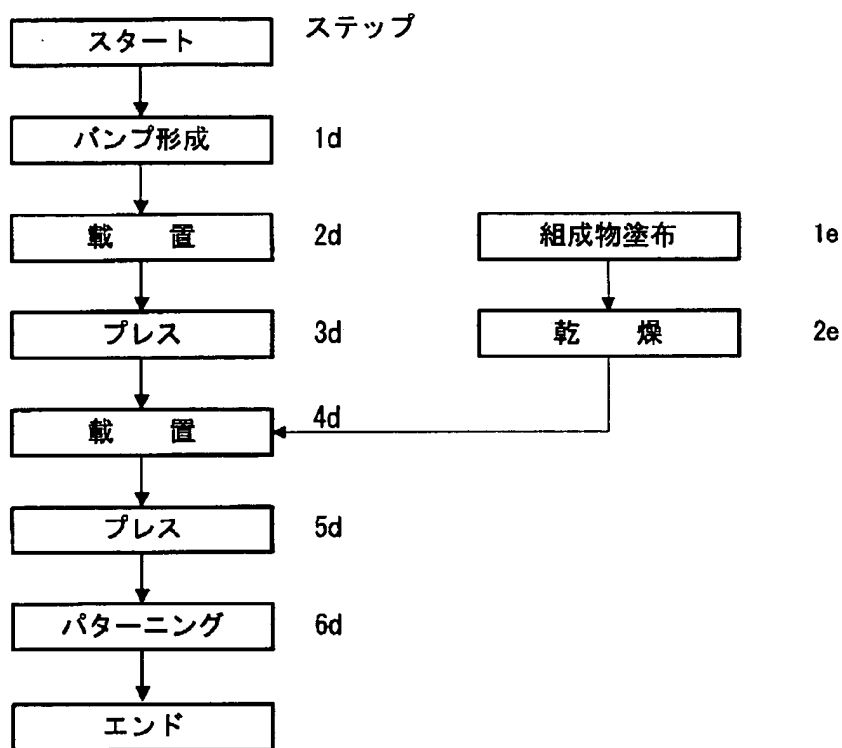
【図35】



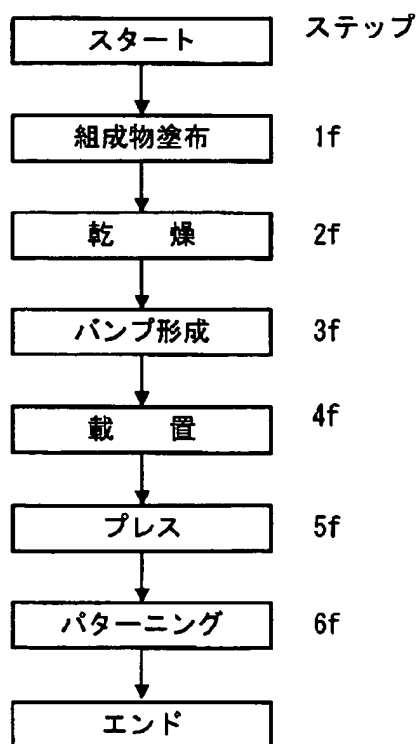
【図37】



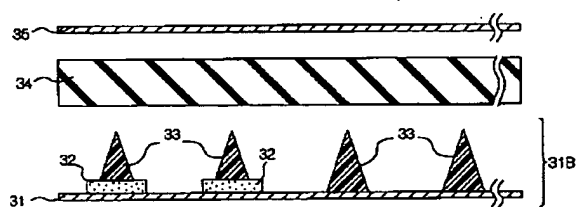
【図24】



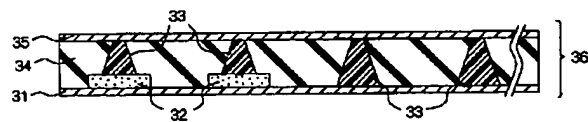
【図28】



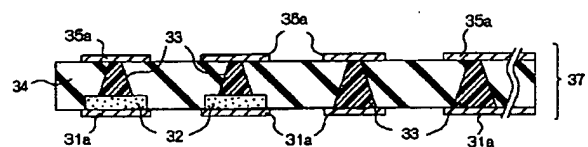
【図31】



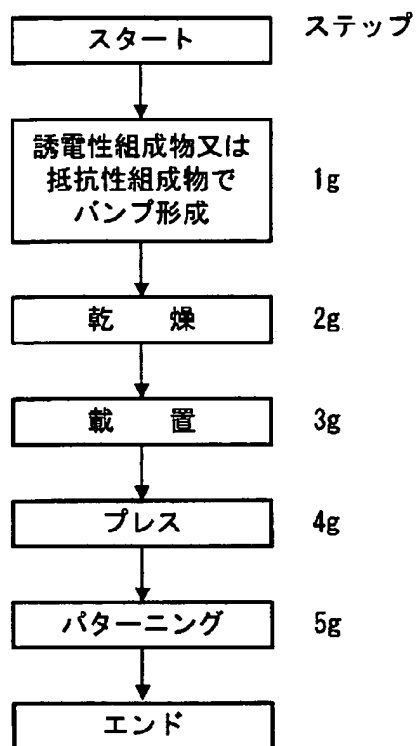
【図32】



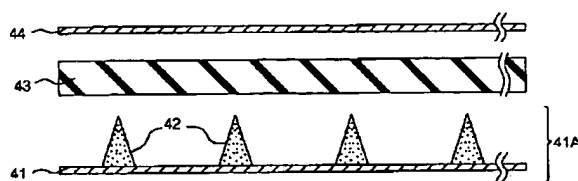
【図33】



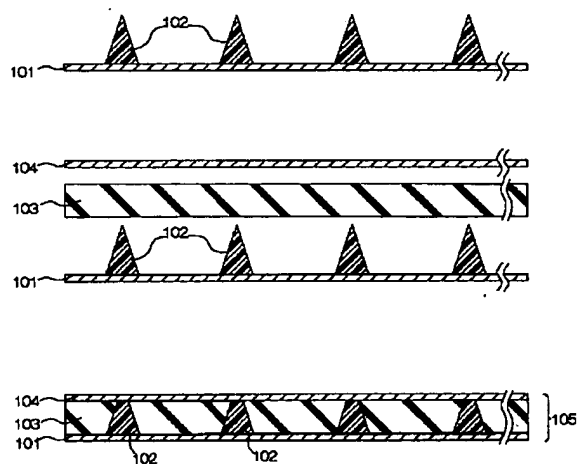
【図34】



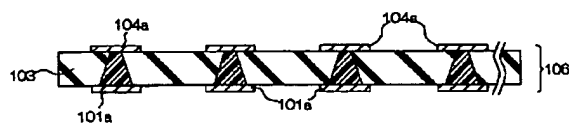
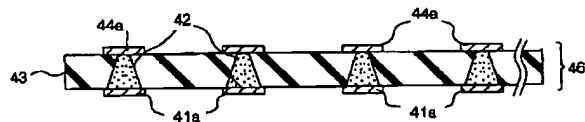
【図36】



【図39】



【図38】



フロントページの続き

(51)Int. Cl.⁷
H05K 3/46

識別記号

F I
H05K 3/46

ターミナル (参考)

B

F ターム(参考) 4E351 AA01 BB03 BB05 BB22 BB26
BB30 BB31 BB46 BB49 CC12
CC21 DD04 DD05 DD52 DD54
EE01 GG20
5E317 AA24 BB12 BB14 BB25 CC22
CC25 CD36 GG17
5E346 AA06 AA12 AA13 AA14 AA15
AA22 AA32 AA35 AA43 BB01
BB16 BB20 CC21 CC25 DD02
DD07 DD09 DD12 DD32 EE02
EE06 EE07 EE09 EE31 FF24
FF45 HH25 HH32

JP2001168491A

2001-6-22

Bibliographic Fields

Document Identity

(19)【発行国】

日本国特許庁(JP)

(12)【公報種別】

公開特許公報(A)

(11)【公開番号】

特開2001-168491(P2001-168491
A)

(43)【公開日】

平成13年6月22日(2001. 6. 22)

(19) [Publication Office]

Japan Patent Office (JP)

(12) [Kind of Document]

Unexamined Patent Publication (A)

(11) [Publication Number of Unexamined Application]

Japan Unexamined Patent Publication 2001 - 168491 (P2001 -
168491A)

(43) [Publication Date of Unexamined Application]

Heisei 13 year June 22 day (2001.6 . 22)

Public Availability

(43)【公開日】

平成13年6月22日(2001. 6. 22)

(43) [Publication Date of Unexamined Application]

Heisei 13 year June 22 day (2001.6 . 22)

Technical

(54)【発明の名称】

プリント配線基板、及びプリント配線基板の製造
方法

(51)【国際特許分類第7版】

H05K 1/16

1/11

3/40

3/46

【FI】

H05K 1/16 A

1/11 N

3/40 K

3/46 N

Q

B

【請求項の数】

13

【出願形態】

OL

【全頁数】

17

(54) [Title of Invention]

**MANUFACTURING METHOD OF PRINTED CIRCUIT
BOARD、 AND PRINTED CIRCUIT BOARD**

(51) [International Patent Classification, 7th Edition]

H05K 1/16

1/11

3/40

3/46

[FI]

H05K 1/16 A

1/11 N

3/40 K

3/46 N

Q

B

[Number of Claims]

13

[Form of Application]

OL

[Number of Pages in Document]

17

JP2001168491A

2001-6-22

【テーマコード(参考)】

4E3515E3175E346

【Fターム(参考)】

4E351 AA01 BB03 BB05 BB22 BB26 BB30
BB31 BB46 BB49 CC12 CC21 DD04 DD05
DD52 DD54 EE01 GG20 5E317 AA24 BB12
BB14 BB25 CC22 CC25 CD36 GG17 5E346
AA06 AA12 AA13 AA14 AA15 AA22 AA32
AA35 AA43 BB01 BB16 BB20 CC21 CC25
DD02 DD07 DD09 DD12 DD32 EE02 EE06
EE07 EE09 EE31 FF24 FF45 HH25 HH32

Filing

【審査請求】

未請求

(21)【出願番号】

特願平11-350500

(22)【出願日】

平成11年12月9日(1999. 12. 9)

Parties

Applicants

(71)【出願人】

【識別番号】

000003078

【氏名又は名称】

株式会社東芝

【住所又は居所】

神奈川県川崎市幸区堀川町72番地

Inventors

(72)【発明者】

【氏名】

加藤 秀樹

【住所又は居所】

東京都府中市東芝町1番地 株式会社東芝府
中工場内

Agents

(74)【代理人】

【識別番号】

[Theme Code (For Reference)]

4 E3515E31 75E346

[F Term (For Reference)]

4 E351 AA01 BB03 BB05 BB22 BB26 BB30 BB31 BB46
BB49 CC12 CC21 DD04 DD05 DD52 DD54 EE01 GG20
5E31 7 AA24 BB12 BB14 BB25 CC22 CC25 CD 36 GG17
5E346 AA06 AA12 AA13 AA14 AA15 AA22 AA32 AA35
AA43 BB01 BB16 BB20 CC21 CC25 DD02 DD07 DD09
DD12 DD32 EE02 EE06 EE07 EE09 EE31 FF 24 FF 45
HH25 HH32

[Request for Examination]

Unrequested

(21) [Application Number]

Japan Patent Application Hei 11 - 350500

(22) [Application Date]

1999 December 9 days (1999.12. 9)

(71) [Applicant]

[Identification Number]

000003078

[Name]

TOSHIBA CORPORATION (DB 69-054-3517)

[Address]

Kanagawa Prefecture Kawasaki City Saiwai-ku
Horikawa-cho 72

(72) [Inventor]

[Name]

Kato Hideki

[Address]

Inside of Tokyo Prefecture Fuchu city Toshibacho 1 Toshiba
Corporation (DB 69-054-3517) Fuchu Works

(74) [Attorney(s) Representing All Applicants]

[Identification Number]

JP2001168491A

2001-6-22

100077849

【弁理士】

【氏名又は名称】

須山 佐一

Abstract

(57)【要約】

【課題】

できるだけ少ない製造工程で集積度が高く、部品実装時のデザインの幅が広くとれる多層板を製造することのできるプリント配線基板の製造方法およびそのようなプリント配線基板を提供する。

【解決手段】

導電性組成物で形成された略円錐形の導体バンプ群 2,2,...を多層板 7a の厚さ方向に圧入することにより多層板 7a の上下各面の配線層 1a と配線層 5a との層間接続を形成する導体バンプ貫通法による多層板の製造方法において、導体バンプ群 2,2,...を突き当てる側の導体板 5 上に予め誘電性組成物又は抵抗性組成物を塗布した後に乾燥させて受動素子部材 6 を形成しておき、導体バンプ群 2,2,...を突き当てたときに所定の隣接する導体バンプ 2a,2b 間の隙間に受動素子部材を介挿させる。

これら導体バンプ 2a,2b が受動素子部材 6 の両端付近で接触することによりコンデンサー C や抵抗 R などの受動素子を多層板 7a の内部に形成する。

100077849

[Patent Attorney]

[Name]

Suyama Saichi

(57) [Abstract]

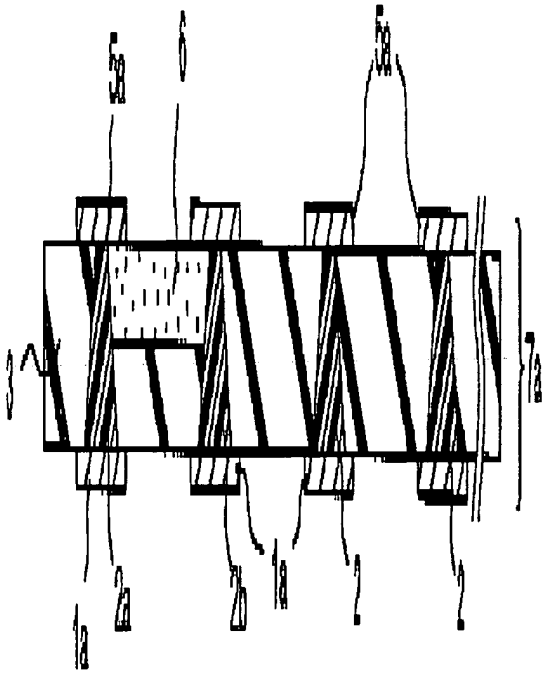
[Problems to be Solved by the Invention]

Just degree of integration is high with little production step where it is possible, the manufacturing method and that kind of printed circuit board of printed circuit board which can produce multilayer board where width of design at time of mounting parts comes off widely are offered.

[Means to Solve the Problems]

With conductor bump penetration method which forms interlayer connection of wiring layer 1a and wiring layer 5a of top and bottom each aspect of multilayer board 7a conductor bump group 2 of abbreviation conical shape which was formed with electrical conductivity composition and 2... by the pressure insertion making thickness direction of multilayer board 7a in manufacturing method of multilayer board, conductor bump group 2 and 2... it pierces and beforehand coating fabric after doing dielectric property composition or resistance composition, drying on conductor sheet 5 side which is applied it forms passive element part material 6, conductor bump group 2 and 2... pierces and when applying, predetermined it inserts passive element part material in the gap between conductor bump 2a,2b which is adjacent.

capacitor C and resistor R or other passive element are formed in internal of multilayer board 7a due to fact that these conductor bump 2a,2b contact with both ends vicinity of passive element part material 6.



Claims

【特許請求の範囲】

【請求項 1】

絶縁性基材と、前記絶縁性基材の両面にそれぞれ配設された第 1 の配線層及び第 2 の配線層と、

前記絶縁性基材の厚さ方向に貫通して形成され、前記第 1 の配線層と第 2 の配線層とを層間接続する導体バンプ群と、

前記第 1 の配線層と前記第 2 の配線層との間に埋設され、前記導体バンプとの間で受動素子を形成する誘電性組成物又は抵抗性組成物からなる受動素子部材と、

を具備するプリント配線基板。

【請求項 2】

第 1 の導体板上に略円錐形の導体バンプ群を形成する工程と、

前記導体バンプ群上に絶縁性基材を載置する工程と、

前記第 1 の導体板と前記絶縁性基材とをプレスして前記導体バンプ群を前記絶縁性基材に貫

[Claim(s)]

[Claim 1]

first wiring layer and second wiring layer which are arranged respectively in both surfaces of insulating property substrate and aforementioned insulating property substrate and,

Penetrating to thickness direction of aforementioned insulating property substrate, conductor bump group which are formed, aforementioned first wiring layer and interlayer connection does the second wiring layer and,

passive element part material which consists of dielectric property composition or resistance composition which the embedding makes between aforementioned first wiring layer and aforementioned second wiring layer , forms passive element between aforementioned conductor bump and,

printed circuit board。 which is possessed

[Claim 2]

step。 which forms conductor bump group of abbreviation conical shape on the first conductor sheet

step。 which mounts insulating property substrate on aforementioned conductor bump group

press doing aforementioned first conductor sheet and aforementioned insulating property substrate ,step。 which

通させる工程と、

第 2 の導体板上に誘電性組成物又は抵抗性組成物を塗布して受動素子部材を形成する工程と、

前記第 1 の導体板と前記第 2 の導体板とを、前記導体バンプ群と前記受動素子部材とを対向させて載置する工程と、

前記第 1 の導体板と前記第 2 の導体板とを前記導体バンプ群のうちの少なくとも二つが前記受動素子部材と接するようにプレスして前記導体バンプ群の少なくとも二つの間で受動素子を形成する工程と、

前記第 1 の導体板と前記第 2 の導体板とをパターンニングしてそれぞれ第 1 の配線層と第 2 の配線層とを形成する工程と、

を具備するプリント配線基板の製造方法。

【請求項 3】

第 1 の導体板上に略円錐形の導体バンプ群を形成する工程と、

前記導体バンプ群上に絶縁性基材を載置する工程と、

前記第 1 の導体板と前記絶縁性基材とをプレスして前記導体バンプ群を前記絶縁性基材に貫通させる工程と、

第 2 の導体板上の、前記導体バンプが当接する部分と前記導体バンプが当接する部分との間に誘電性組成物又は抵抗性組成物を塗布して、受動素子部材を形成する工程と、

前記第 1 の導体板と前記第 2 の導体板とを、前記導体バンプ群と前記受動素子部材とが対向する向きに載置する工程と、

前記第 1 の導体板と前記第 2 の導体板とをプレスして前記導体バンプ群を前記第 2 の導体板に当接させ、それにより前記導体バンプと前記受動素子部材との間で受動素子を形成する工程と、

前記第 1 の導体板及び第 2 の導体板とをパターンニングしてそれぞれ第 1 の配線層と第 2 の配線

penetrates aforementioned conductor bump group to theaforementioned insulating property substrate

Coating fabric doing dielectric property composition or resistance composition on second conductor sheet, step, which forms passive element part material

Aforementioned first conductor sheet and aforementioned second conductor sheet, theaforementioned conductor bump group and step, which opposing, mounts theaforementioned passive element part material

In order at least for two among aforementioned conductor bump groupsto touch with aforementioned passive element part material, press doing theaforementioned first conductor sheet and aforementioned second conductor sheet, step, whichforms passive element at least between two of aforementioned conductor bump group

patterning doing aforementioned first conductor sheet and aforementioned second conductor sheet, respective first wiring layer and step, which forms second wiring layer manufacturing method, of printed circuit board which is possessed

[Claim 3]

step, which forms conductor bump group of abbreviation conical shape on the first conductor sheet

step, which mounts insulating property substrate on aforementioned conductor bump group

press doing aforementioned first conductor sheet and aforementioned insulating property substrate, step, which penetrates aforementioned conductor bump group to theaforementioned insulating property substrate

Coating fabric doing dielectric property composition or resistance composition between portion towchich portion and aforementioned conductor bump to which, theaforementioned conductor bump on second conductor sheet contacts contact, step, whichforms passive element part material

Aforementioned first conductor sheet and aforementioned second conductor sheet, step, whichis mounted in aforementioned conductor bump group and direction whereaforementioned passive element part material opposes

press doing aforementioned first conductor sheet and aforementioned second conductor sheet, aforementioned conductor bump group contacting aforementioned second conductor sheet, step, which forms passive element between aforementioned conductor bump andaforementioned passive element part material with that

patterning doing aforementioned first conductor sheet and second conductor sheet, respective first wiring layer and

層とを形成する工程と、
を具備するプリント配線基板の製造方法。

【請求項 4】

絶縁性基材と、
前記絶縁性基材の両面にそれぞれ配設された
第 1 の配線層及び第 2 の配線層と、

前記絶縁性基材の厚さ方向に形成され、前記
第 1 の配線層と第 2 の配線層とを層間接続する
導体バンプ群と、

前記導体バンプ群の少なくとも二つの導体バン
プの間にわたって配設され、前記二つの導体バン
プとの間で受動素子を形成する誘電性組成
物又は抵抗性組成物からなる受動素子部材と、

を具備するプリント配線基板。

【請求項 5】

第 1 の導体板上に略円錐形の第 1 の導体バン
プ群を形成する工程と、

前記第 1 の導体バンプ群上に第 1 の絶縁性基
材を載置する工程と、

前記第 1 の導体板と前記第 1 の絶縁性基材とを
プレスして前記第 1 の導体バンプ群を前記第 1
の絶縁性基材に貫通させる工程と、

第 2 の導体板上の、前記第 1 の導体バンプが当
接する部分の隙間に誘電性組成物又は抵抗性
組成物を塗布して、第 1 の受動素子部材を形成
する工程と、

前記第 1 の導体板と前記第 2 の導体板とを、前
記第 1 の導体バンプ群と前記第 1 の受動素子
部材とを対向させて載置する工程と、

前記第 1 の導体板と前記第 2 の導体板とをプレ
スして前記第 1 の導体バンプ群を前記第 2 の導
体板に当接させ、それにより前記第 1 の導体バン
プと前記第 1 の受動素子部材との間で第 1 の
受動素子を形成する工程と、

前記第 1 の導体板及び第 2 の導体板とをパター

step, which forms second wiring layer

manufacturing method, of printed circuit board which is
possessed

[Claim 4]

insulating property substrate and,

first wiring layer and second wiring layer which are arranged
respectively in both surfaces of aforementioned insulating
property substrate and,

conductor bump group which are formed by thickness
direction of aforementioned insulating property substrate,
aforementioned first wiring layer and interlayer connection
does second wiring layer and,

passive element part material which consists of dielectric
property composition or resistance composition which
is arranged over at least between conductor bump of two of
the aforementioned conductor bump group, forms passive
element between conductor bump of the aforementioned two
and,

printed circuit board, which is possessed

[Claim 5]

step, which forms first conductor bump group of
abbreviation conical shape on the first conductor sheet

step, which mounts first insulating property substrate on
aforementioned first conductor bump group

press doing aforementioned first conductor sheet and
aforementioned first insulating property substrate, step,
which penetrates aforementioned first conductor bump group
to the aforementioned first insulating property substrate

Coating fabric doing dielectric property composition or
resistance composition in gap of the portion to which,
aforementioned first conductor bump on second conductor
sheet contacts, the step, which forms first passive element
part material

Aforementioned first conductor sheet and aforementioned
second conductor sheet, the aforementioned first conductor
bump group and step, which opposing, mounts
the aforementioned first passive element part material

press doing aforementioned first conductor sheet and
aforementioned second conductor sheet, aforementioned first
conductor bump group contacting aforementioned second
conductor sheet, step, which forms first passive element
between aforementioned first conductor bump
and aforementioned first passive element part material with
that

patterning doing aforementioned first conductor sheet and

ニングしてそれぞれ第 1 の配線層と第 2 の配線層とを形成し、第 1 の積層体を得る工程と、

前記第 1 の配線層上の、第 2 の導体バンプが当接する部分の隙間に第 2 の誘電性組成物又は抵抗性組成物を塗布して、第 2 の受動素子部材を形成する工程と、

第 3 の導体板上に略円錐形の第 2 の導体バンプ群を形成する工程と、

前記第 2 の導体バンプ群上に第 2 の絶縁性基材を載置する工程と、

前記第 3 の導体板と前記第 2 の絶縁性基材とをプレスして前記第 2 の導体バンプ群を前記第 2 の絶縁性基材に貫通させる工程と、

前記第 1 の積層体と前記第 3 の導体板とを、前記第 2 の受動素子部材と前記第 2 の導体バンプ群とを対向させて載置する工程と、

前記第 1 の積層体と前記第 3 の導体板とをプレスして前記第 2 の導体バンプ群を前記第 1 の配線層に当接させ、それにより前記第 2 の導体バンプと前記第 2 の受動素子部材との間で第 2 の受動素子を形成する工程と、

前記第 3 の導体板をパターンニングして第 3 の配線層を形成する工程と、

を具備するプリント配線基板の製造方法。

【請求項 6】

第 1 の絶縁性基材と、

前記第 1 の絶縁性基材の第 1 の面に配設された第 1 の配線層と、

前記第 1 の絶縁性基材の第 2 の面に配設された第 2 の配線層と、

前記第 1 の絶縁性基材の厚さ方向に貫通して形成され、前記第 1 の配線層と前記第 2 の配線層とを接続する第 1 の導体バンプ群と、

前記第 1 の導体バンプ群の少なくとも二つの導体バンプの間にわたって配設され、前記二つの導体バンプ間で第 1 の受動素子を形成する誘電性組成物又は抵抗性組成物からなる第 1 の受動素子部材と、

second conductor sheet , step。 which forms respective first wiring layer and second wiring layer , obtains first stack body

Coating fabric doing second dielectric property composition or resistance composition in gap of the portion to which, second conductor bump on aforementioned first wiring layer contacts, the step。 which forms second passive element part material

step。 which forms second conductor bump group of abbreviation conical shape on the conductor sheet of third

step。 which mounts second insulating property substrate on aforementioned second conductor bump group

press doing conductor sheet and aforementioned second insulating property substrate of theaforementioned third, step。 which penetrates aforementioned second conductor bump group to aforementioned second insulating property substrate

conductor sheet of aforementioned first stack body and aforementioned third, aforementioned second passive element part material and step。 which opposing, mounts aforementioned second conductor bump group

press doing conductor sheet of aforementioned first stack body and theaforementioned third, aforementioned second conductor bump group contacting theaforementioned first wiring layer, step。 which forms second passive element between theaforementioned second conductor bump and aforementioned second passive element part material with that

patterning doing conductor sheet of aforementioned third, step。 which forms wiring layer of third

manufacturing method。 of printed circuit board which is possessed

[Claim 6]

first insulating property substrate and,

first wiring layer which is arranged in 1 st surface of aforementioned first insulating property substrate and,

second wiring layer which is arranged in second surface of aforementioned first insulating property substrate and,

Penetrating to thickness direction of aforementioned first insulating property substrate, first conductor bump group which are formed, aforementioned first wiring layer and connects theaforementioned second wiring layer and,

first passive element part material which consists of dielectric property composition or resistance composition which is arranged over at least between conductor bump of two of theaforementioned first conductor bump group, forms first passive element between conductor bump of

受動素子部材と、

前記第 1 の配線層を介して前記第 1 の絶縁性基材の第 1 の面に積層された第 2 の絶縁性基材と、

前記第 2 の絶縁性基材の、前記第 1 の配線層と反対側の面に配設された第 3 の配線層と、

前記第 2 の絶縁性基材の厚さ方向に貫通して形成され、前記第 1 の配線層と前記第 3 の配線層とを層間接続する第 2 の導体バンプ群と、

前記第 2 の導体バンプ群の少なくとも二つの導体バンプの間にわたって配設され、前記二つの導体バンプとの間で第 2 の受動素子を形成する誘電性組成物又は抵抗性組成物からなる第 2 の受動素子部材と、

を具備することを特徴とするプリント配線基板。

【請求項 7】

第 1 の導体板上に略円錐形の導体バンプ群を形成する工程と、

前記導体バンプ群上に絶縁性基材を載置する工程と、

前記第 1 の導体板と前記絶縁性基材とをプレスして前記導体バンプ群を前記絶縁性基材に貫通させる工程と、

第 2 の導体板上の、前記導体バンプが当接する部分の周辺に誘電性組成物又は抵抗性組成物を塗布して、受動素子部材を形成する工程と、

前記第 1 の導体板と前記第 2 の導体板とを、前記導体バンプ群と前記受動素子部材とを対向させて載置する工程と、

前記第 1 の導体板と前記第 2 の導体板とを前記絶縁性基材を介してプレスして一部の前記導体バンプ群を前記前記第 2 の導体板に当接させるとともに他の一部の前記導体バンプ群を前記受動素子部材に当接させ、それにより前記導体バンプ群、前記受動素子部材、及び前記第 2 の導体板との間で受動素子を形成する工程と、

theaforementioned two and,

Through aforementioned first wiring layer, second insulating property substrate which is laminated to 1 st surface of aforementioned first insulating property substrate and,

Aforementioned first wiring layer of aforementioned second insulating property substrate and wiring layer of third which is arranged in surface of the opposite side and,

Penetrating to thickness direction of aforementioned second insulating property substrate, second conductor bump group which are formed, aforementioned first wiring layer and interlayer connection does the wiring layer of aforementioned third and,

second passive element part material which consists of dielectric property composition or resistance composition which is arranged over at least between conductor bump of two of theaforementioned second conductor bump group, forms second passive element between conductor bump of theaforementioned two and,

It possesses printed circuit board. which is made feature

[Claim 7]

step. which forms conductor bump group of abbreviation conical shape on the first conductor sheet

step. which mounts insulating property substrate on aforementioned conductor bump group

press doing aforementioned first conductor sheet and aforementioned insulating property substrate ,step. which penetrates aforementioned conductor bump group to theaforementioned insulating property substrate

Coating fabric doing dielectric property composition or resistance composition in periphery of the portion to which, aforementioned conductor bump on second conductor sheet contacts, the step. which forms passive element part material

Aforementioned first conductor sheet and aforementioned second conductor sheet , theaforementioned conductor bump group and step. which opposing, mounts theaforementioned passive element part material

Aforementioned first conductor sheet and aforementioned second conductor sheet through theaforementioned insulating property substrate, press doing, as aforementioned conductor bump group of part it contacts aforementioned aforementioned second conductor sheet, theaforementioned conductor bump group of other part contacting aforementioned passive element part material, with that aforementioned conductor bump group, step. which forms passive element between aforementioned passive element part material, and aforementioned second conductor sheet

前記第 1 の導体板及び第 2 の導体板とをパターンニングしてそれぞれ第 1 の配線層と第 2 の配線層とを形成する工程と、

を具備するプリント配線基板の製造方法。

【請求項 8】

絶縁性基材と、

前記絶縁性基材の両面にそれぞれ配設された第 1 の配線層及び第 2 の配線層と、

前記絶縁性基材の厚さ方向に貫通して形成され、前記第 1 の配線層と第 2 の配線層とを接続する第 1 の導体バンプ群と、

前記絶縁性基材と前記第 1 の配線層又は前記第 2 の配線層との間に埋設され、誘電性組成物又は抵抗性組成物からなる受動素子部材と、

前記絶縁性基材の厚さ方向に貫通して形成され、前記第 1 の配線層又は第 2 の配線層と前記受動素子部材との間で受動素子を形成する第 2 の導体バンプ群と、を具備するプリント配線基板。

【請求項 9】

請求項 8 記載のプリント配線基板であって、前記受動素子部材が、前記第 2 の導体バンプ群の先端側と前記第 1 の配線層又は第 2 の配線層との間に介挿されていることを特徴するプリント配線基板。

【請求項 10】

請求項 8 記載のプリント配線基板であって、前記受動素子部材が、前記第 2 の導体バンプ群の底面側と前記第 1 の配線層又は第 2 の配線層との間に介挿されていることを特徴するプリント配線基板。

【請求項 11】

第 1 の導体板上に略円錐形の導体バンプ群を形成する工程と、

前記導体バンプ群上に絶縁性基材を載置する工程と、

前記第 1 の導体板と前記絶縁性基材とをプレスして前記導体バンプ群を前記絶縁性基材に貫

patterning doing aforementioned first conductor sheet and second conductor sheet , respective first wiring layer and step. which forms second wiring layer

manufacturing method. of printed circuit board which is possessed

[Claim 8]

insulating property substrate and,

first wiring layer and second wiring layer which are arranged respectively in both surfaces of aforementioned insulating property substrate and,

Penetrating to thickness direction of aforementioned insulating property substrate, first conductor bump group which are formed, aforementioned first wiring layer and connects second wiring layer and,

passive element part material which embedding makes aforementioned insulating property substrate, and aforementioned first wiring layer or between aforementioned second wiring layer consists of dielectric property composition or resistance composition and,

Penetrating to thickness direction of aforementioned insulating property substrate, second conductor bump group which is formed, forms passive element between aforementioned first wiring layer or second wiring layer and aforementioned passive element part material and, printed circuit board. which is possessed

[Claim 9]

printed circuit board. where with printed circuit board which is stated in Claim 8, the aforementioned passive element part material, is inserted in end side and the aforementioned first wiring layer of aforementioned second conductor bump group and or between second wiring layer feature does

[Claim 10]

printed circuit board. where with printed circuit board which is stated in Claim 8, the aforementioned passive element part material, is inserted in bottom surface side and the aforementioned first wiring layer of aforementioned second conductor bump group and or between second wiring layer feature does

[Claim 11]

step. which forms conductor bump group of abbreviation conical shape on the first conductor sheet

step. which mounts insulating property substrate on aforementioned conductor bump group

press doing aforementioned first conductor sheet and aforementioned insulating property substrate ,step. which

通させる工程と、

第 2 の導体板上の、前記導体バンプ群のうちの一部の導体バンプが当接する部分に誘電性組成物又は抵抗性組成物を塗布して、受動素子部材を形成する工程と、

前記第 1 の導体板と前記第 2 の導体板とを、前記導体バンプ群と前記受動素子部材とが対向する向きに載置する工程と、

前記第 1 の導体板と前記第 2 の導体板とをプレスして前記導体バンプ群を前記第 2 の導体板に当接させ、それにより前記一部の導体バンプと前記受動素子部材との間で受動素子を形成する工程と、

前記第 1 の導体板及び第 2 の導体板とをパターンニングしてそれぞれ第 1 の配線層と第 2 の配線層とを形成する工程と、

を具備するプリント配線基板の製造方法。

【請求項 12】

第 1 の導体板の一部に誘電性組成物又は抵抗性組成物を塗布して、受動素子部材を形成する工程と、

前記第 1 の導体板上及び前記受動素子部材上に略円錐形の導体バンプ群を形成する工程と、

前記導体バンプ群上に絶縁性基材と、更にその上に第 2 の導体板とを載置する工程と、

前記第 1 の導体板と前記第 2 の導体板とをプレスして前記導体バンプ群を前記絶縁性基材に貫通させると同時に前記第 1 の導体板、前記受動素子部材、及び前記導体バンプ群の一部との間で受動素子を形成する工程と、

前記第 1 の導体板及び第 2 の導体板とをパターンニングしてそれぞれ第 1 の配線層と第 2 の配線層とを形成する工程と、

を具備するプリント配線基板の製造方法。

【請求項 13】

penetrates aforementioned conductor bump group to theaforementioned insulating property substrate

Coating fabric doing dielectric property composition or resistance composition in portion to which,conductor bump of portion among aforementioned conductor bump groups on the second conductor sheet contacts, step。 which forms passive element part material

Aforementioned first conductor sheet and aforementioned second conductor sheet , step。 whichis mounted in aforementioned conductor bump group and direction whereaforementioned passive element part material opposes

press doing aforementioned first conductor sheet and aforementioned second conductor sheet ,aforementioned conductor bump group contacting aforementioned second conductor sheet,step。 which forms passive element conductor bump of aforementioned part andbetween aforementioned passive element part material with that

patterning doing aforementioned first conductor sheet and second conductor sheet , respective first wiring layer and step。 which forms second wiring layer

manufacturing method。 of printed circuit board which is possessed

[Claim 12]

Coating fabric doing dielectric property composition or resistance composition in portion of the first conductor sheet, step。 which forms passive element part material

step。 which forms conductor bump group of abbreviation conical shape on theaforementioned first conductor sheet and on aforementioned passive element part material

On aforementioned conductor bump group insulating property substrate and, furthermore step。 which mounts second conductor sheet on that

press doing aforementioned first conductor sheet and aforementioned second conductor sheet ,when it penetrates aforementioned conductor bump group to theaforementioned insulating property substrate, step。 which forms passive element simultaneouslybetween portion of aforementioned first conductor sheet、 aforementioned passive element part material, and aforementioned conductor bump group

patterning doing aforementioned first conductor sheet and second conductor sheet , respective first wiring layer and step。 which forms second wiring layer

manufacturing method。 of printed circuit board which is possessed

[Claim 13]

絶縁性基材と、

前記絶縁性基材の両面にそれぞれ配設された第 1 の配線層及び第 2 の配線層と、

誘電性組成物又は抵抗性組成物からなり、前記絶縁性基材の厚さ方向に前記第 1 の配線層と第 2 の配線層とを層間接続し、前記第 1 の配線層及び第 2 の配線層との間で受動素子を形成するバンプと、

を具備するプリント配線基板。

Specification

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、プリント配線基板に係り、更に詳細には、複数の配線層間の電気的な導通が形成された多層板、及びそのような多層板の製造方法に関する。

【0002】

【従来の技術】

従来より、複数の絶縁性基材が積層された基板間に複数の配線層が介挿された、いわゆる多層板では、層間接続する方法として導電性ビアやスルホールメッキ層などの導電性部材を基板の厚さ方向に埋設する方法が知られている。

【0003】

その中でも、印刷技術を用いる導体バンプ貫通法は製造工程の点から着目されている。

図 39 は導体バンプ貫通法の製造工程を示した垂直断面図である。

この導体バンプ貫通法では、銅箔などの導体板 101 の上に印刷技術により銀ペーストなどの導電性組成物を用いて略円錐形の導体バンプ群 102, 102, ... を形成し、この導体バンプ群 102, 102, ... の上に絶縁性基材プリプレグ 103 と、更にその上に別の導体板 104 を重ね、この状態でローラープレスなどによりプレスして導体バンプ群 102, 102, ... を絶縁性基材プリプレグ 103 に貫通させると同時に導体バンプ群 102, 102, ... の先端側を導体板 104 に当接させることにより前記導体板 101 と導体板 104 との間で層間接続を形成

insulating property substrate and,

first wiring layer and second wiring layer which are arranged respectively in both surfaces of aforementioned insulating property substrate and,

bump where it consists of dielectric property composition or resistance composition, interlayer connection does aforementioned first wiring layer and second wiring layer in thickness direction of the aforementioned insulating property substrate, forms passive element aforementioned first wiring layer and between second wiring layer and,

printed circuit board. which is possessed

[Description of the Invention]

[0001]

[Technological Field of Invention]

this invention relates to printed circuit board, furthermore in detail, regards the manufacturing method of multilayer board, and that kind of multilayer board where electrical continuity between the wiring layer of plural was formed.

[0002]

[Prior Art]

From until recently, wiring layer of plural was inserted between the substrate where insulating property substrate of plural is laminated, with so-called multilayer board, the method which embedding is done has been known electrical conductivity via and through-hole plated layer or other conductive member in thickness direction of substrate as method which interlayer connection is done.

[0003]

Even among those, conductor bump penetration method which uses printing technology is paid attention from point of production step.

Figure 39 is perpendicular cross section which shows production step of conductor bump penetration method.

With this conductor bump penetration method, conductor bump group 102 of the abbreviation conical shape and 102... to form on copper foil or other conductor sheet 101 with printing technology making use of silver paste or other electrical conductivity composition, this conductor bump group 102 and 102... on insulating property substrate prepreg 103 and, furthermore on that another conductor sheet 104 pile, press doing with this state with roller press, etc when conductor bump group 102 and 102... it penetrates to insulating property substrate prepreg 103, it forms interlayer connection the aforementioned conductor sheet 101 and

する。

【0004】

この多層板に各種素子を実装するには多層板の最外層である導体板 101 又は 104 上に最外層としての配線層 101a, 104a をそれぞれ形成し、この最外側の配線層に素子を固定したり、結線する。

【0005】

そのため、多層板の最外側の表面は平坦であることが望ましく、表面が平坦な多層板が形成できる点で導体バンプ貫通法は導電性ビアを形成する方法やスルーホールメッキ層などを形成する方法に比べて有利である。

【0006】

ところで、携帯電話や各種情報端末装置の小型軽量化に伴い、ますます半導体部品の小型化が望まれており、それには更なる半導体部品の集積度の向上が必須である。

【0007】

【発明が解決しようとする課題】

しかし、上記従来のような半導体部品の最外層に実装する多層板では多層板の面積自体が小型化される傾向にあるため、集積度の向上にも自ずと限界がある。

【0008】

そのため、半導体部品の一部を多層板の内部に埋め込む方法が提案されている。

例えば、特開平 5-343855 号公報や特開平 9-214090 号公報などには抵抗体などの受動素子を多層板の厚さ方向に穿孔した貫通孔内に埋め込む方法が開示されている。

【0009】

しかし、これらの方法では、受動素子を埋め込むための貫通孔を穿孔する工程とその貫通孔内に受動素子前駆体を充填する工程が必要となるため、全体の工数が多く、かえって手間がかかるために製造コスト的に採算が取れない、という問題がある。

between conductor sheet 104 simultaneously conductor bump group 102 and 102... end side by contacting conductor sheet 104.

【0004】

Various element are mounted in this multilayer board, conductor sheet 101 which is a outermost layer of multilayer board or it forms wiring layer 101a, 104a as outermost layer respectively on 104, locks element in this outermost wiring layer, connection does.

【0005】

Because of that, outermost surface of multilayer board is flat, it is desirable, surface conductor bump penetration method profitable in point which can form planar multilayer board in comparison with method which forms the method and through hole plated layer etc which form electrical conductivity via.

【0006】

By way, miniaturization of semiconductor part is desired more and more attendant upon miniature weight reduction of cellphone and various data terminal devices, improvement of degree of integration of further semiconductor part is necessary to that.

【0007】

[Problems to be Solved by the Invention]

But, because with multilayer board which mounts semiconductor part an above-mentioned conventional way in outermost layer surface area itself of multilayer board there is a tendency which miniaturization is done, naturally there is a limit even in improvement of degree of integration.

【0008】

Because of that, method which imbeds portion of semiconductor part to the internal of multilayer board is proposed.

method which is imbedded inside through hole which perforation is made thickness direction of multilayer board has been disclosed resistor or other passive element in for example Japan Unexamined Patent Publication Hei 5-343855 disclosure and Japan Unexamined Patent Publication Hei 9-214090 disclosure etc.

【0009】

But, there is a problem that profit does not come off production cost in order with these method, passive element precursor because step which is filled becomes necessary, fabrication steps of entirety is many, rather labor to require, inside step and through hole which perforation do through hole in order to imbed passive element.

[0010]

本発明は上記従来の問題を解決するためになされた発明である。

即ち、本発明は、できるだけ少ない製造工程で集積度が高く、部品実装時のデザインの幅が広くとれる多層板を製造することのできるプリント配線基板の製造方法およびそのようなプリント配線基板を提供することを目的とする。

[0011]

[課題を解決するための手段]

本発明のプリント配線基板の製造方法は、絶縁性基材と、前記絶縁性基材の両面にそれぞれ配設された第1の配線層及び第2の配線層と、前記絶縁性基材の厚さ方向に貫通して形成され、前記第1の配線層と第2の配線層とを接続する導体バンプ群と、前記第1の配線層と前記第2の配線層との間に複数の前記導体バンプと接して埋設され、前記複数の導体バンプの間で受動素子を形成する誘電性組成物又は抵抗性組成物からなる受動素子部材と、を具備する。

[0012]

上記プリント配線基板は以下の方法により製造される。

[0013]

即ち、本発明のプリン配線基板製造方法は、第1の導体板上に略円錐形の導体バンプ群を形成する工程と、前記導体バンプ群上に絶縁性基材を載置する工程と、前記第1の導体板と前記絶縁性基材とをプレスして前記導体バンプ群を前記絶縁性基材に貫通させる工程と、第2の導体板上に誘電性組成物又は抵抗性組成物を塗布して受動素子部材を形成する工程と、前記第1の導体板と前記第2の導体板とを、前記導体バンプ群と前記受動素子部材とを対向させて載置する工程と、前記第1の導体板と前記第2の導体板とを前記導体バンプ群のうちの少なくとも二つが前記受動素子部材と接するようにプレスして前記導体バンプ群のうちの少なくとも二つの間で受動素子を形成する工程と、前記第1の導体板と前記第2の導体板とをパターンニングしてそれぞれ第1の配線層と第2の配線層とを形成する工程と、を具備する。

[0010]

As for this invention it is an invention which can be made in order to solve above-mentioned conventional problem.

Namely, as for this invention, be as little as possible degree of integration is high with production step, manufacturing method and that kind of printed circuit board of printed circuit board which can produce multilayer board where width of design at time of the mounting parts comes off widely are offered to make objective.

[0011]

[Means to Solve the Problems]

manufacturing method of printed circuit board of this invention is formed, penetrating to the thickness direction of first wiring layer and second wiring layer and aforementioned insulating property substrate which are respectively arranged in both surfaces of insulating property substrate and the aforementioned insulating property substrate, touches with aforementioned conductor bump of the plural between aforementioned first wiring layer and conductor bump group and the aforementioned first wiring layer and aforementioned second wiring layer which connect the second wiring layer and embedding is done, passive element part material which consists of dielectric property composition or resistance composition which forms passive element between conductor bump of aforementioned plural and, it possesses.

[0012]

Above-mentioned printed circuit board is produced by method below.

[0013]

Namely, as for purine metallized substrate manufacturing method of this invention, press doing step. aforementioned first conductor sheet and aforementioned insulating property substrate which mount insulating property substrate on step. aforementioned conductor bump group which forms conductor bump group of abbreviation conical shape on first conductor sheet, coating fabric doing dielectric property composition or resistance composition on step. second conductor sheet which penetrates aforementioned conductor bump group to aforementioned insulating property substrate step. aforementioned first conductor sheet and aforementioned second conductor sheet which form passive element part material, aforementioned conductor bump group and aforementioned passive element part material opposing, in order at least for two among aforementioned conductor bump groups to touch with aforementioned passive element part material, the press doing step. aforementioned first conductor sheet and aforementioned second conductor sheet which it mounts, form passive element at least between two

【0014】

上記プリント配線基板及びその製造方法において、前記受動素子部材は前記導体バンプと導体バンプとの間に配設されていてもよく、前記導体バンプと前記導体板との間に配設されていてもよく、更に導体バンプの先端側と前記導体板との間に配設されていてもよく、また、導体バンプの底面側と前記導体板との間に配設されていてもよい。

【0015】

本発明の他のプリント配線基板製造方法は、第1の導体板上に略円錐形の導体バンプ群を形成する工程と、前記導体バンプ群上に絶縁性基材を載置する工程と、前記第1の導体板と前記絶縁性基材とをプレスして前記導体バンプ群を前記絶縁性基材に貫通させる工程と、第2の導体板上の、前記導体バンプが当接する部分と前記導体バンプが当接する部分との間に誘電性組成物又は抵抗性組成物を塗布して受動素子部材を形成する工程と、前記第1の導体板と前記第2の導体板とを、前記導体バンプ群と前記受動素子部材とが対向する向きに載置する工程と、前記第1の導体板と前記第2の導体板とをプレスして前記導体バンプ群を前記第2の導体板に当接させ、それにより前記導体バンプと前記受動素子部材との間で受動素子を形成する工程と、前記第1の導体板及び第2の導体板とをパターンニングしてそれぞれ第1の配線層と第2の配線層とを形成する工程と、を具備する。

【0016】

このプリント配線基板製造方法により、以下のプリント配線基板が得られる。

即ち本発明の他のプリント配線基板は、絶縁性基材と、前記絶縁性基材の両面にそれぞれ配設された第1の配線層及び第2の配線層と、前

amongaforementioned conductor bump groups step。 aforementioned first conductor sheet and theaforementioned second conductor sheet which patterning doing, it possesses respective first wiring layer and step。 whichforms second wiring layer .

【0014】

In above-mentioned printed circuit board and its manufacturing method, aforementioned passive element part material to aforementioned conductor bump and between conductor bump may bearranged, between aforementioned conductor bump and aforementioned conductor sheet to be arranged be possible, furthermore to end side of the conductor bump and between aforementioned conductor sheet to be arranged to bepossible, in addition, It is possible to bottom surface side of conductor bump and between theaforementioned conductor sheet to be arranged.

【0015】

As for other printed circuit board manufacture method of this invention, press doing step。 aforementioned first conductor sheet and aforementioned insulating property substrate which mount the insulating property substrate on step。 aforementioned conductor bump group which forms conductor bump group of abbreviation conical shape on first conductor sheet, on step。 second conductor sheet whichpenetrates aforementioned conductor bump group to aforementioned insulating property substrate, Coating fabric doing dielectric property composition or resistance composition between portion towwhich portion and aforementioned conductor bump to which theaforementioned conductor bump contacts contact step。 aforementioned first conductor sheet and aforementioned second conductor sheet which form passive element part material, press doing step。 aforementioned first conductor sheet and aforementioned second conductor sheet which are mounted in aforementioned conductor bump group and thedirection where aforementioned passive element part material opposes, theaforementioned conductor bump group contacting aforementioned second conductor sheet, patterning doing step。 aforementioned first conductor sheet and second conductor sheet whichform passive element between aforementioned conductor bump and aforementioned passive element part material with that it possesses respective first wiring layer and the step。 which forms second wiring layer .

【0016】

By this printed circuit board manufacture method, printed circuit board below is acquired.

Namely other printed circuit board of this invention is formed, penetrating to the thickness direction of first wiring layer and second wiring layer and aforementioned insulating property

記絶縁性基材の厚さ方向に貫通して形成され、前記第1の配線層と第2の配線層とを層間接続する導体バンプ群と、前記導体バンプ群の少なくとも二つの導体バンプの間にわたって配設され、前記二つの導体バンプとの間で受動素子を形成する誘電性組成物又は抵抗性組成物からなる受動素子部材と、を具備する。

【0017】

本発明の更に別のプリント配線基板製造方法は、第1の導体板上に略円錐形の第1の導体バンプ群を形成する工程と、前記第1の導体バンプ群上に第1の絶縁性基材を載置する工程と、前記第1の導体板と前記第1の絶縁性基材とをプレスして前記第1の導体バンプ群を前記第1の絶縁性基材に貫通させる工程と、第2の導体板上の、前記第1の導体バンプが当接する部分の隙間に誘電性組成物又は抵抗性組成物を塗布して第1の受動素子部材を形成する工程と、前記第1の導体板と前記第2の導体板とを、前記第1の導体バンプ群と前記第1の受動素子部材とを対向させて載置する工程と、前記第1の導体板と前記第2の導体板とをプレスして前記第1の導体バンプ群を前記第2の導体板に当接させ、それにより前記第1の導体バンプと前記第1の受動素子部材との間で第1の受動素子を形成する工程と、前記第1の導体板及び第2の導体板とをパターンニングしてそれぞれ第1の配線層と第2の配線層とを形成し、第1の積層体を得る工程と、前記第1の配線層上の、第2の導体バンプが当接する部分の隙間に第2の誘電性組成物又は抵抗性組成物を塗布して第2の受動素子部材を形成する工程と、第3の導体板上に略円錐形の第2の導体バンプ群を形成する工程と、前記第2の導体バンプ群上に第2の絶縁性基材を載置する工程と、前記第3の導体板と前記第2の絶縁性基材とをプレスして前記第2の導体バンプ群を前記第2の絶縁性基材に貫通させる工程と、前記第1の積層体と前記第3の導体板とを、前記第2の受動素子部材と前記第2の導体バンプ群とを対向させて載置する工程と、前記第1の積層体と前記第3の導体板とをプレスして前記第2の導体バンプ群を前記第1の配線層に当接させ、それにより前記第2の導体バンプと前記第2の受動素子部材との間で第2の受動素子を形成する工程と、前記第3の導体板をパターンニングして第3の配線層を形成する工程と、を具備する。

substrate which are respectively arranged in both surfaces of insulating property substrate and the aforementioned insulating property substrate, is arranged over at least between conductor bump of two of aforementioned first wiring layer and conductor bump group and the aforementioned conductor bump group which interlayer connection do second wiring layer, passive element part material which consists of dielectric property composition or resistance composition which forms passive element between conductor bump of aforementioned two and, it possesses.

【0017】

Furthermore as for another printed circuit board manufacture method of this invention, press doing step. aforementioned first conductor sheet and aforementioned first insulating property substrate which mount first insulating property substrate on step. aforementioned first conductor bump group which forms first conductor bump group of abbreviation conical shape on first conductor sheet, on step. second conductor sheet which penetrates aforementioned first conductor bump group to aforementioned first insulating property substrate, Coating fabric doing dielectric property composition or resistance composition in gap of the portion to which aforementioned first conductor bump contacts step. aforementioned first conductor sheet and aforementioned second conductor sheet which form first passive element part material, aforementioned first conductor bump group and aforementioned first passive element part material opposing, press doing step. aforementioned first conductor sheet and aforementioned second conductor sheet which it mounts, aforementioned first conductor bump group contacting aforementioned second conductor sheet, patterning doing step. aforementioned first conductor sheet and second conductor sheet which form first passive element between aforementioned first conductor bump and aforementioned first passive element part material with that on step. aforementioned first wiring layer which forms respective first wiring layer and second wiring layer, obtains first stack body, Coating fabric doing second dielectric property composition or resistance composition in gap of the portion to which second conductor bump contacts press doing conductor sheet and the aforementioned second insulating property substrate of step. aforementioned third which mounts second insulating property substrate on step. aforementioned second conductor bump group which forms the second conductor bump group of abbreviation conical shape on conductor sheet of step. third which forms second passive element part material, it penetrates aforementioned second conductor bump group to aforementioned second insulating property substrate conductor sheet of step. aforementioned first stack body and aforementioned third, aforementioned second passive element part material and aforementioned second conductor bump group opposing, press doing conductor sheet of step.

【0018】

上記方法により、下記のプリント配線基板が得られる。

即ち、本発明の更に別のプリント配線基板は、第1の絶縁性基材と、前記第1の絶縁性基材の第1の面に配設された第1の配線層と、前記第1の絶縁性基材の第2の面に配設された第2の配線層と、前記第1の絶縁性基材の厚さ方向に貫通して形成され、前記第1の配線層と前記第2の配線層とを接続する第1の導体バンプ群と、前記第1の導体バンプ群の少なくとも二つの導体バンプの間にわたって配設され、前記二つの導体バンプとの間で第1の受動素子を形成する誘電性組成物又は抵抗性組成物からなる第1の受動素子部材と、前記第1の配線層を介して前記第1の絶縁性基材の第1の面に積層された第2の絶縁性基材と、前記第2の絶縁性基材の、前記第1の配線層と反対側の面に配設された第3の配線層と、前記第2の絶縁性基材の厚さ方向に貫通して形成され、前記第1の配線層と前記第3の配線層とを接続する略円錐形の第2の導体バンプ群と、前記第2の導体バンプ群の少なくとも二つの導体バンプの間にわたって配設され、前記二つの導体バンプとの間で第2の受動素子を形成する誘電性組成物又は抵抗性組成物からなる第2の受動素子部材と、を具備する。

【0019】

上記プリント配線基板及びその製造方法において、前記第1の受動素子と第2の受動素子とは同種類の素子でもよいし、別種類の素子でもよい。

【0020】

本発明の更にもうひとつのプリント配線基板製

forementioned first stack body and aforementioned third which it mounts, aforementioned second conductor bump group contacting aforementioned first wiring layer, patterning doing conductor sheet of step. aforementioned third which forms second passive element between aforementioned second conductor bump and the aforementioned second passive element part material with that it possesses step, which forms wiring layer of third.

【0018】

By above-mentioned method, below-mentioned printed circuit board is acquired.

Namely, first conductor bump group where furthermore another printed circuit board of this invention is formed, penetrating to thickness direction of first wiring layer and are arranged in second surface of aforementioned first insulating property substrate second wiring layer and aforementioned first insulating property substrate which are arranged in 1st surface of first insulating property substrate and the aforementioned first insulating property substrate, aforementioned first wiring layer and connects the aforementioned second wiring layer and, Through first passive element part material and aforementioned first wiring layer which consist of dielectric property composition or resistance composition which is arranged over at least between the conductor bump of two of aforementioned first conductor bump group, forms first passive element between conductor bump of aforementioned two, aforementioned first wiring layer of second insulating property substrate and aforementioned second insulating property substrate which are laminated to 1st surface of aforementioned first insulating property substrate and wiring layer of third which is arranged in surface of the opposite side and, Penetrating to thickness direction of aforementioned second insulating property substrate, it is formed, it is arranged over at least between conductor bump of two of the aforementioned first wiring layer and second conductor bump group and aforementioned second conductor bump group, of abbreviation conical shape which connects wiring layer of the aforementioned third second passive element part material which consists of dielectric property composition or resistance composition which forms second passive element between conductor bump of the aforementioned two and, it possesses.

【0019】

In above-mentioned printed circuit board and its manufacturing method, aforementioned first passive element and second passive element even with element of same kind it is good even with element of good and another kind.

【0020】

Furthermore as for another printed circuit board manufacture

造方法は、第 1 の導体板上に略円錐形の導体バンプ群を形成する工程と、前記導体バンプ群上に絶縁性基材を載置する工程と、前記第 1 の導体板と前記絶縁性基材とをプレスして前記導体バンプ群を前記絶縁性基材に貫通させる工程と、第 2 の導体板上の、前記導体バンプが当接する部分の周辺に誘電性組成物又は抵抗性組成物を塗布して受動素子部材を形成する工程と、前記第 1 の導体板と前記第 2 の導体板とを前記導体バンプ群と前記受動素子部材とを対向させて載置する工程と、前記第 1 の導体板と前記第 2 の導体板とを前記絶縁性基材を介してプレスして一部の前記導体バンプ群を前記前記第 2 の導体板に当接させるとともに他の一部の前記導体バンプ群を前記受動素子部材の表面に当接させ、それにより前記導体バンプ群、前記受動素子部材、及び前記第 2 の導体板との間で受動素子を形成する工程と、前記第 1 の導体板及び第 2 の導体板とをパターンニングしてそれぞれ第 1 の配線層と第 2 の配線層とを形成する工程と、を具備する。

【0021】

この方法により、下記のプリント配線基板が得られる。

即ち、本発明の更にもう一つのプリント配線基板は、絶縁性基材と、前記絶縁性基材の両面にそれぞれ配設された第 1 の配線層及び第 2 の配線層と、前記絶縁性基材の厚さ方向に貫通して形成され、前記第 1 の配線層と第 2 の配線層とを接続する第 1 の導体バンプ群と、前記絶縁性基材と前記第 1 の配線層又は前記第 2 の配線層との間に埋設され、誘電性組成物又は抵抗性組成物からなる受動素子部材と、前記絶縁性基材の厚さ方向に貫通して形成され、前記第 1 の配線層又は第 2 の配線層と前記受動素子部材との間で受動素子を形成する第 2 の導体バンプ群と、を具備する。

method of this invention, press doing step. aforementioned first conductor sheet and aforementioned insulating property substrate which mount insulating property substrate on step. aforementioned conductor bump group which forms conductor bump group of abbreviation conical shape on first conductor sheet, on step. second conductor sheet which penetrates aforementioned conductor bump group to aforementioned insulating property substrate, Coating fabric doing dielectric property composition or resistance composition in periphery of the portion to which aforementioned conductor bump contacts step. aforementioned first conductor sheet and aforementioned second conductor sheet which form passive element part material aforementioned conductor bump group and aforementioned passive element part material opposing, step. aforementioned first conductor sheet and the aforementioned second conductor sheet which it mounts through aforementioned insulating property substrate, press doing, aforementioned conductor bump group of part in the aforementioned aforementioned second conductor sheet contact As it does, aforementioned conductor bump group of other part contacting surface of aforementioned passive element part material, aforementioned conductor bump group, patterning doing step. aforementioned first conductor sheet and the second conductor sheet which form passive element between aforementioned passive element part material, and aforementioned second conductor sheet with that, it possesses respective first wiring layer and step. which forms second wiring layer.

【0021】

By this method, below-mentioned printed circuit board is acquired.

Namely, furthermore printed circuit board of another of this invention is formed, penetrating to thickness direction of first wiring layer and second wiring layer and the aforementioned insulating property substrate which are respectively arranged in both surfaces of insulating property substrate and aforementioned insulating property substrate, embedding makes the aforementioned first wiring layer and first conductor bump group and aforementioned insulating property substrate and aforementioned first wiring layer or between aforementioned second wiring layer the second wiring layer is connected, Penetrating to thickness direction of passive element part material and aforementioned insulating property substrate which consist of dielectric property composition or resistance composition, it is formed, second conductor bump group which forms passive element between aforementioned first wiring layer or the second wiring layer and aforementioned passive element part material and, it possesses.

[0022]

上記プリント配線基板において、前記受動素子部材は、前記第2の導体バンプ群の先端側と前記第1の配線層又は第2の配線層との間に介挿されていて良い。

[0023]

また、上記プリント配線基板において、前記受動素子部材は、前記第2の導体バンプ群の底面側と前記第1の配線層又は第2の配線層との間に介挿されていて良い。

[0024]

本発明の更に他のプリント配線基板製造方法は、第1の導体板上に略円錐形の導体バンプ群を形成する工程と、前記導体バンプ群上に絶縁性基材を載置する工程と、前記第1の導体板と前記絶縁性基材とをプレスして前記導体バンプ群を前記絶縁性基材に貫通させる工程と、第2の導体板上の、前記導体バンプ群のうちの一部の導体バンプが当接する部分に誘電性組成物又は抵抗性組成物を塗布して、受動素子部材を形成する工程と、前記第1の導体板と前記第2の導体板とを、前記導体バンプ群と前記受動素子部材とが対向する向きに載置する工程と、前記第1の導体板と前記第2の導体板とをプレスして前記導体バンプ群を前記第2の導体板に当接させ、それにより前記一部の導体バンプと前記受動素子部材との間で受動素子を形成する工程と、前記第1の導体板及び第2の導体板とをパターンニングしてそれぞれ第1の配線層と第2の配線層とを形成する工程と、を具備する。

[0025]

この方法により、下記のプリント配線基板が得られる。

即ち、本発明の更に他のプリント配線基板は、第1の導体板の一部に誘電性組成物又は抵抗性組成物を塗布して、受動素子部材を形成する工程と、前記第1の導体板上及び前記受動素子部材上に略円錐形の導体バンプ群を形成する工程と、前記導体バンプ群上に絶縁性基材と、更にその上に第2の導体板とを載置する工

[0022]

In above-mentioned printed circuit board, aforementioned passive element part material is good to end side and aforementioned first wiring layer of aforementioned second conductor bump group or between second wiring layer being inserted.

[0023]

In addition, aforementioned passive element part material is good to bottom surface side and aforementioned first wiring layer of aforementioned second conductor bump group or between second wiring layer being inserted in above-mentioned printed circuit board.

[0024]

Furthermore as for other printed circuit board manufacture method of this invention, press doing step. aforementioned first conductor sheet and aforementioned insulating property substrate which mount insulating property substrate on step. aforementioned conductor bump group which forms conductor bump group of abbreviation conical shape on first conductor sheet, on step. second conductor sheet which penetrates aforementioned conductor bump group to aforementioned insulating property substrate, Coating fabric doing dielectric property composition or resistance composition in portion to which conductor bump of portion among aforementioned conductor bump groups contacts, step. aforementioned first conductor sheet and aforementioned second conductor sheet which form passive element part material, press doing step. aforementioned first conductor sheet and aforementioned second conductor sheet which it mounts in aforementioned conductor bump group and direction where aforementioned passive element part material opposes, aforementioned conductor bump group contacting aforementioned second conductor sheet, patterning doing step. aforementioned first conductor sheet and second conductor sheet which form passive element conductor bump of aforementioned part and between the aforementioned passive element part material with that it possesses respective first wiring layer and step. which forms second wiring layer.

[0025]

By this method, below-mentioned printed circuit board is acquired.

Namely, furthermore as for other printed circuit board of this invention, coating fabric doing dielectric property composition or resistance composition in portion of first conductor sheet, on the step. aforementioned conductor bump group which forms conductor bump group of the abbreviation conical shape on step. aforementioned first conductor sheet which forms the passive element part material

程と、前記第 1 の導体板と前記第 2 の導体板とをプレスして前記導体バンプ群を前記絶縁性基材に貫通させると同時に前記第 1 の導体板、前記受動素子部材、及び前記導体バンプ群の一部との間で受動素子を形成する工程と、前記第 1 の導体板及び第 2 の導体板とをパターンニングしてそれぞれ第 1 の配線層と第 2 の配線層とを形成する工程と、を具備する。

【0026】

本発明の更に他のもう一つのプリント配線基板は、絶縁性基材と、前記絶縁性基材の両面にそれぞれ配設された第 1 の配線層及び第 2 の配線層と、誘電性組成物又は抵抗性組成物からなり、前記絶縁性基材の厚さ方向に前記第 1 の配線層と第 2 の配線層とを層間接続し、前記第 1 の配線層及び第 2 の配線層との間で受動素子を形成するバンプと、を具備する。

【0027】

このプリント配線基板は、例えば下記の方法により製造される。

即ち、本発明の更に他のもう一つのプリント配線基板製造方法は、第 1 の導体板上に誘電性組成物又は抵抗性組成物を用いて略円錐形のバンプ群を形成する工程と、前記バンプ群上に絶縁性基材と、更にその上に第 2 の導体板とを載置する工程と、前記第 1 の導体板と前記第 2 の導体板とをプレスして前記バンプ群を前記絶縁性基材に貫通させると同時に前記第 2 の導体板に当接させ、それにより前記第 1 の導体板、前記バンプ、及び前記第 2 の導体板との間で受動素子を形成する工程と、前記第 1 の導体板及び第 2 の導体板とをパターンニングしてそれぞれ第 1 の配線層と第 2 の配線層とを形成する工程と、を具備する。

【0028】

本発明では、導体バンプ貫通法による製造工程

and on aforementioned passive element part material insulating property substrate and, Furthermore press doing step. aforementioned first conductor sheet and theaforementioned second conductor sheet which mount second conductor sheet on that, when it penetratesaforementioned conductor bump group to aforementioned insulating property substrate,simultaneously aforementioned first conductor sheet、aforementioned passive element part material, And patterning doing step. aforementioned first conductor sheet and second conductor sheet whichform passive element between portion of aforementioned conductor bump group, itpossesses respective first wiring layer and step。which forms second wiring layer .

【0026】

Furthermore printed circuit board of other another of this invention, consists of the first wiring layer and second wiring layer and dielectric property composition or resistance composition which are respectivelyarranged in both surfaces of insulating property substrate and aforementioned insulating property substrate, the interlayer connection does aforementioned first wiring layer and second wiring layer in thickness direction of theaforementioned insulating property substrate, bump which forms passive element theaforementioned first wiring layer and between second wiring layer and, possesses.

【0027】

This printed circuit board is produced by for example below-mentioned method .

Namely, furthermore as for printed circuit board manufacture method of other another of the this invention, on first conductor sheet on step. aforementioned bump group whichforms bump group of abbreviation conical shape making use of the dielectric property composition or resistance composition insulating property substrate and, Furthermore press doing step. aforementioned first conductor sheet and theaforementioned second conductor sheet which mount second conductor sheet on that, when it penetratesaforementioned bump group to aforementioned insulating property substrate, contactingaforementioned second conductor sheet simultaneously, patterning doing step. aforementioned first conductor sheet and second conductor sheet whichform passive element between aforementioned first conductor sheet、aforementioned bump、and aforementioned second conductor sheet with that it possesses respective first wiring layer and step。which forms second wiring layer .

【0028】

Because with this invention, with conductor bump penetration

の途中で誘電性組成物又は抵抗性組成物を導体板の表面に塗布するので、貫通孔を穿孔したり、その貫通孔内に誘電性組成物又は抵抗性組成物を充填する手間が省ける。

その結果、導体バンプ貫通法の製造工程に比べ、僅かな工程を追加するだけで受動素子を多層板内に形成することができ、製造工程数の増加を最小限に抑えることができる。

【0029】

また、本発明では、誘電性組成物又は抵抗性組成物からなる受動性素子部材を絶縁性基材とこの絶縁性基材に積層される導体板や配線層との間に埋設され、導体バンプ、導体板、或いは配線層、との間で受動素子を形成するので、多層板の内部に所定の受動素子を内蔵させることができる。

そのため、多層板の最外層表面を広く利用することができ、より多くの素子や部品を実装することができるので、集積度を更に向上させることができる。

【0030】

【発明の実施の形態】

(第 1 の実施の形態)以下、本発明の発明の実施形態に係るプリント配線基板の製造方法について説明する。

図 1 は本実施形態に係るプリント配線基板の製造方法のフローを示したフローチャートであり、図 2~図 15 は同プリント配線基板の製造方法の各工程を模式的に示した垂直断面図である。

【0031】

図 2 に示したように、まず銅箔などの導体板 1(第 1 の導体板)の片面に印刷技術により銀ペーストなどの導電性組成物を用いて略円錐形の導体バンプ群 2,2,...を形成する(ステップ 1)。

【0032】

次に図 3 に示すように、こうして形成した導体バンプ群 2,2,...の上に絶縁性基材としての絶縁性基材プリプレグ(以下、絶縁性基材プリプレグを単に「プリプレグ」という。)3 を載置する(ステップ

method in middle of production step dielectric property composition or resistance composition coating fabric is designated as surface of conductor sheet, perforation it does through hole, labor which is filled can exclude dielectric property composition or resistance composition inside through hole.

As a result, just adds little step forms passive element inside the multilayer board in comparison with production step of conductor bump penetration method, to be possible, increase of number of production steps is held down to the minimum, it is possible .

【0029】

In addition, with this invention, embedding to designate passive characteristic element part material which consists of dielectric property composition or resistance composition as between conductor sheet and wiring layer which are laminated to insulating property substrate and this insulating property substrate, because passive element is formed between conductor bump、conductor sheet、or the wiring layer、, predetermined passive element can be built in to internal of multilayer board.

Because of that, outermost layer surface of multilayer board is utilized widely to be possible, because many element and part can be mounted, degree of integration furthermore it can improve.

【0030】

[Embodiment of the Invention]

You explain below (first embodiment), concerning manufacturing method of printed circuit board which relates to embodiment of invention of this invention.

As for Figure 1 with flowchart which shows flow of manufacturing method of printed circuit board which relates to this embodiment, Figure 2~Figure 15 is perpendicular cross section which shows each step of manufacturing method of same printed circuit board in schematic.

【0031】

As shown in Figure 2, first to one surface of copper foil or other conductor sheet 1 (first conductor sheet) conductor bump group 2 of abbreviation conical shape and 2... it forms with printing technology making use of silver paste or other electrical conductivity composition (step 1).

【0032】

As shown next in Figure 3, in this way, conductor bump group 2 which was formed and 2... insulating property substrate prepreg as insulating property substrate (Below, "prepreg " with it is insulating property substrate prepreg

2)。

この状態で例えば表面が弾性材料で形成されたローラーの間を通過させるなどの方法により前記導体板 1 とプリプレグ 3 とをプレスする(ステップ 3)と、導体バンプ群 2,2,...がプリプレグ 3 を貫通して反対側に突抜ける。

それと同時に導体バンプ群 2,2,...の先端部分はローラーの弾性材料に押しつけられて丸まった形になり、図 4 に示したような積層体 4 が得られる。

【0033】

一方、前記積層体 4 とは別個に別の導体板(第 2 の導体板)5 を用意し、図 5 に示したようにこの導体板 5 の一方の表面上に受動素子を形成する組成物を例えば印刷技術を用いて塗布して(ステップ 1')受動素子部材 6 を形成する。

この受動素子部材 6 を構成する誘電性組成物や抵抗性組成物などの組成物としては、例えば銀ペーストなどのように所定の電気的特性を備えた粉状物や微粒子を樹脂とその溶剤に分散させたものが挙げられる。

この組成物を塗布して形成される受動素子部材 6 は、塗布後乾燥することにより誘電体層や抵抗体層を形成し、配線層を構成する導体板と組み合わされることにより、それぞれコンデンサーや抵抗として機能する。

【0034】

この受動素子部材を形成する位置としては、図 6 に示したような隣接する二つの導体バンプ 2 と導体バンプ 2 との隙間が挙げられる。

図 6 中点線で示した円は導体バンプ 2 の外形を示しており、大きい方の円は導体バンプ 2 の底面を示し、小さい方の円は導体板 5 に突き当てられた導体バンプ 2 の当接面を示している。

【0035】

なお、図 6 に示した位置の変形例として、図 7 に示したように隣接する二つの導体バンプ 2,2 を包含する長方形に塗布する方法や、図 8 に示したように隣接する二つの導体バンプ 2,2 を包含する長円形に塗布する方法、或いは図 9 に示すように隣接する二つの導体バンプ 2,2 の側面の内側の半分どうしと接するように半円形の切り

simply.) 3 is mounted on (step 2).

Aforementioned conductor sheet 1 and prepreg 3 press are done with the or other method which passes between roller where with this state for example surface was formed with elastic material (step 3) with, conductor bump group 2 and 2... penetrating prepreg 3, protruding it comes out to opposite side.

Simultaneously with that conductor bump group 2 and 2..., lobe being pushed by elastic material of roller, circle becomes shape which it waited, kind of stack body 4 which is shown in Figure 4 is acquired.

【0033】

On one hand, another conductor sheet (second conductor sheet) you prepare 5 separately with the aforementioned stack body 4, as shown in Figure 5, coating fabric doing composition which forms passive element on surface of one side of this conductor sheet 5 making use of for example printing technology, you form (step 1') passive element part material 6.

As dielectric property composition and resistance composition or other composition which configuration do this passive element part material 6, for example silver paste or other way those which are dispersed to resin and solvent can list powder and microparticle which have predetermined electrical property.

Coating fabric doing this composition, passive element part material 6 which is formed forms dielectric layer and resistor layer by after coating fabric drying, functions by being combined with conductor sheet which configuration does wiring layer, as respective capacitor and resistor.

【0034】

It seems that is shown in Figure 6 as position which forms this passive element part material, you can list gap of conductor bump 2 and conductor bump 2 of two which is adjacent.

Circle which is shown with Figure 6 midpoint line has shown external shape of conductor bump 2, circle of larger one shows bottom surface of conductor bump 2, pierce circle of smaller one in conductor sheet 5 and has shown contact surface of the conductor bump 2 which is applied.

【0035】

Furthermore, as shown in Figure 7 as modified example of position which is shown in Figure 6, method coating fabric of making rectangle which includes conductor bump 2,2 of two which is adjacent. As shown in Figure 8, method coating fabric of making the oval which includes conductor bump 2,2 of two which is adjacent. Or as shown in Figure 9, in order to touch with half of the inside of side surface of conductor

欠き部分を備えた形状に塗布する方法などが挙げられる。

【0036】

次に、誘電性組成物又は抵抗性組成物を塗布したら、乾燥して受動素子部材 6 を形成する(ステップ 2')。

こうして得た導体板 5 と積層体 4 とを、図 10 に示すように受動素子部材 6 と導体バンプ群 2,2,...の先端とが対向する向きに載置する(ステップ 4)。

この状態で例えばローラープレス間に通すことにより導体板 5 と積層体 4 とをプレスすると(ステップ 5)、プリプレグ 3 の図 10 中上面に突き出た導体バンプ群 2,2,...の先端部分が導体板 5 表面に当接され、図 11 に示したように導体板 1 と 5 との間での層間接続が形成される。

それと同時に受動素子部材 6 と隣接する二つの導体バンプ 2a,2b の各側面の一部との間で接触が形成され、図 11 に示したような積層体 7 が形成される。

【0037】

こうして得た積層体 7 の上下各面の導体板 1 及び導体板 5 について、例えばエッチングを施すことによりパターニングして、それぞれ配線パターン 1a 及び配線パターン 5a を形成し、上下二層の多層板 7a が形成される。

【0038】

また、このパターニングにより受動素子部材 6 が接していた部分の導体板 5 が除去されることにより、導体バンプ 2a,2b、導体バンプ 2a,2b の頭部で接する配線層 5a,5a、及び受動素子部材 6 とが組み合わさって一つの受動素子が形成される。

【0039】

なお、受動素子部材 6 とこの受動素子部材 6 に接触して受動素子の端子の一部を構成する二つの導体バンプ 2a,2b との係合状態は図 12 に示したような導体バンプ 2a,2b の各側面の内側どうしを接続させるような状態の他にもいくつかの変形例が考えられる。

【0040】

例えば、図 13 に示したように受動素子部材 6 を完全に貫通した状態である。

bump 2,2 of two which is adjacent, you can list method etc which coating fabric is made shape which has cut out part of semicircle.

【0036】

When next, dielectric property composition or resistance composition is done coating fabric, drying, it forms passive element part material 6 (step 2').

In this way, as shown conductor sheet 5 and stack body 4 which are acquired, in Figure 10, passive element part material 6 and conductor bump group 2 and 2... it mounts indirection where tip opposes (step 4).

When conductor sheet 5 and stack body 4 press are done by with this state passing between for example roller press (step 5), conductor bump group 2 which to top in Figure 10 of prepreg 3 extends and 2... lobe is contacted by the conductor sheet 5 surface, as shown in Figure 11, interlayer connection between conductor sheet 1 and 5 is formed.

Contact is formed between portion of each side surface of conductor bump 2a,2b of the two which is adjacent with passive element part material 6 simultaneously with that, kind of stack body 7 which is shown in Figure 11 is formed.

【0037】

In this way, patterning doing by administering for example etching concerning the conductor sheet 1 and conductor sheet 5 of top and bottom each aspect of stack body 7 which is acquired, it forms respective wiring pattern 1a and wiring pattern 5a, multilayer board 7a of top and bottom two layers is formed.

【0038】

In addition, wiring layer 5a,5a, and passive element part material 6 which touch with the head of conductor bump 2a,2b, conductor bump 2a,2b due to fact that conductor sheet 5 of portion where passive element part material 6 is touching with this patterning is removed, unite and are brought together and passive element of one is formed.

【0039】

Furthermore, in passive element part material contacting 6 and this passive element part material 6, as for engaged state of conductor bump 2a,2b of two which configuration does the portion of terminal of passive element, you can think several modified example too other than kind of state which connects inside of each side surface of kind of conductor bump 2a,2b which it shows in Figure 12.

【0040】

As shown in for example Figure 13, it is a state which penetrates passive element part material 6 completely.

これは図 7 に示した配置の垂直断面に相当する。

或いは、図 14 に示したように導体バンプ 2a,2b の先端の一部、各内側が受動素子部材 6 の左右両端とそれぞれ接している場合である。

【0041】

更に、図 15 に示したように、導体バンプ 2a,2b の各先端が受動素子部材 6 を完全に貫通しておらず、受動素子部材 6 の途中で係止したようになっているともよい。

【0042】

以上詳述したように、本実施形態によれば、導体バンプ群を用いて層間接続する多層板の製造過程で誘電性組成物又は抵抗性組成物を導体板の表面に塗布するので、受動素子を埋設するだけのためにわざわざ貫通孔を穿孔したり、その貫通孔内に誘電性組成物又は抵抗性組成物を充填するといった作業が不要である。

【0043】

その結果、導体バンプ貫通法の製造工程に対して、受動素子部材を形成するという工程を追加するだけで済み、追加の工程を最小限に留めながら受動素子を多層板内に形成することができる。

【0044】

また、本実施形態では、誘電性組成物又は抵抗性組成物からなる受動素子部材を絶縁性基材とこの絶縁性基材に積層される導体板や配線層との間に埋設され、導体バンプ、導体板、或いは配線層、との間で受動素子を形成するので、多層板の内部に所定の受動素子を内蔵させることができる。

そのため、多層板の最外層表面を広く利用することができ、より多くの素子や部品を実装することができるので、集積度を更に向上させることができる。

【0045】

以下、本実施形態に係る多層板を用いた半導体パッケージと従来の多層板を用いた半導体パッケージの集積度の違いについて説明する。

This is suitable to vertical cross section of arrangement which is shown in Figure 7.

Or, way it shows in Figure 14, when portion of tip of conductor bump 2a,2b, each inside is touching with both left and right edges of passive element part material 6 respectively, is.

【0041】

Furthermore, as shown in Figure 15, each tip of conductor bump 2a,2b has not penetrated passive element part material 6 completely, is possible to have reached point where it stops in middle of passive element part material 6.

【0042】

As above detailed, because with production process of multilayer board which interlayer connection is done dielectric property composition or resistance composition coating fabric is designated as the surface of conductor sheet according to this embodiment, making use of conductor bump group, specially because it is a sufficient passive element is done the embedding perforation it does through hole, dielectric property composition or resistance composition work is unnecessary inside through hole of being filled.

【0043】

As a result, while step that just is added, stopping the additional step in minimum forms passive element part material vis-a-vis the production step of conductor bump penetration method, it can form passive element inside the multilayer board.

【0044】

In addition, with this embodiment, embedding to designate passive characteristic element part material which consists of dielectric property composition or resistance composition as between conductor sheet and wiring layer which are laminated to insulating property substrate and this insulating property substrate, because passive element is formed between conductor bump, conductor sheet, or the wiring layer, predetermined passive element can be built in to internal of multilayer board.

Because of that, outermost layer surface of multilayer board is utilized widely to be possible, because many element and part can be mounted, degree of integration furthermore it can improve.

【0045】

You explain below, concerning difference of degree of integration of semiconductor package which uses semiconductor package and conventional multilayer board which use multilayer board which relate to this embodiment.

図 16 は従来の多層板を用いた半導体パッケージの垂直断面図であり、図 17 は本実施形態に係る多層板を用いた半導体パッケージの垂直断面図である。

【0046】

従来の多層板では半導体チップ 56 と電源線側配線層 51a とを接続する際に抵抗 R やコンデンサー C などを介挿するには図 16 に示したように、電源線側配線層 51a に接続された配線層 54a と半導体チップ 56 と接続された配線層 54b との間に抵抗やコンデンサーなどの受動素子 55 を接続しており、この受動素子 55 を接続するためのスペースが必要となる。

そのため、集積度を上げるための障害となっていた。

【0047】

一方、本実施形態の多層板では、抵抗やコンデンサーなどの受動素子を形成する受動素子部材 60 を絶縁性基材 53 内の導体バンプ 52a と導体バンプ 52b との間に配設してあるので、図 17 に示したように半導体チップ 56 を配線層 54b に接続するだけで、電源線側配線層 51a と半導体チップ 56 との間に受動素子を介挿した配線を形成することができる。

そのため、受動素子 55 を基板の上面に配設するためのスペースが不要になり、その分半導体パッケージを小型化でき、集積度を向上させることができる。

【0048】

なお、本発明は上記実施形態の内容に限定されるものではない。

【0049】

例えば、上記実施形態では受動素子部材は隣接する二つの導体バンプの間にわたって配設されているが、一つの受動素子部材に三つ以上の導体バンプが接触していてもよい。

また、上記実施形態では 1 枚の絶縁性基材の両面に配線層 1a, 5a が形成されたいわゆる二層の配線層からなる多層板 7a を例にして説明したが、本発明が三層以上の配線層からなる多層板にも使用できることはいうまでもない。

As for Figure 16 with perpendicular cross section of semiconductor package which uses conventional multilayer board, the Figure 17 is perpendicular cross section of semiconductor package which uses multilayer board which relates to this embodiment.

【0046】

When with conventional multilayer board connecting semiconductor chip 56 and power cable side wiring layer 51a, the resistor R and capacitor C etc are inserted, as shown in Figure 16, we connect resistor and capacitor or other passive element 55 between wiring layer 54b which wiring layer 54a and semiconductor chip 56 which are connected to power cable side wiring layer 51a is connected, space in order to connect this passive element 55 becomes necessary.

Because of that, it had become damage in order to increase the degree of integration.

【0047】

On one hand, because with multilayer board of this embodiment, passive element part material 60 which forms resistor and capacitor or other passive element is arranged in conductor bump 52a inside insulating property substrate 53 and between conductor bump 52b, as shown in Figure 17, semiconductor chip 56 justis connected to wiring layer 54b, can form power cable side wiring layer 51a and metallization which inserts passive element between semiconductor chip 56.

Because of that, space in order to arrange passive element 55 in top of substrate becomes unnecessary, that much semiconductor package miniaturization is possible, degree of integration can improve.

【0048】

Furthermore, this invention is not something which is limited in content of above-mentioned embodiment.

【0049】

With for example above-mentioned embodiment as for passive element part material it is arranged over between conductor bump of two which is adjacent, but conductor bump of three or more may contact passive element part material of one.

In addition, with above-mentioned embodiment you explained multilayer board 7a which consists of wiring layer of so-called two layers where wiring layer 1a, 5a was formed to both surfaces of insulating property substrate of one layer as example, but as for being able to use for also multilayer board where this invention consists of wiring layer of the three layers or more it is not necessary to say.

【0050】

更に、本実施形態において、導体バンプを貫通させるのに使用する絶縁性基材としては、ガラスクロスやマット、有機合成繊維布やマット、或いは紙などの補強材で強化された合成樹脂系シートが挙げられる。

その厚さは 20~400 μm 程度が好ましい。

ここで、合成樹脂としては、例えばポリカーボネート樹脂、ポリスルホン樹脂、熱可塑性ポリイミド樹脂、ポリ 4 フッ化エチレン 6 フッ化プロピレン樹脂、ポリエーテルエーテルケトン樹脂などの熱可塑性樹脂、エポキシ樹脂、ビスマレイミドトリアジン樹脂、ポリイミド樹脂、フェノール樹脂、ポリエステル樹脂、メラミン樹脂などの熱硬化性樹脂、あるいはブタジエンゴム、ブチルゴム、天然ゴム、ネオプレンゴム、シリコンゴムなどのゴム類が挙げられる。

【0051】

そして、前記略円錐形の導体バンプの形成は、導電性組成物で形成する場合、例えば比較的厚いメタルマスクを用いた印刷法で、アスペクト比の高い略円錐形の導体バンプ群を形成できる。

また、前記略円錐形の導体バンプ群の高さは、一般的に、20~500 μm 程度が可能である。

【0052】

本発明において、略円錐形の導体バンプ群を導電性金属で形成する手段としては、例えば、銅箔などの支持基体面の所定位置に、金もしくは銅のボールを押し付け、しかる後に引き離すことにより先端が尖った略円錐形の導体(素子)群を形成できる。

また予め、略円錐形の導体の形に対応する凹部を形成したプレートに熔融金属を注入し、略円錐形の導体バンプ群を形成することも可能である。

更に他の手段として、支持フィルム面上に感光性レジストを厚めに塗布し、支持フィルム側から露光することにより先端が尖った台形の凹部を持った窪み群を形成した後、前記支持フィルムを除去し、この支持フィルム除去面に金属膜を張り、銅、金、銀、半田などをメッキして所定位置に微小な略円錐形の導体バンプ群を形成してもよい。

【0050】

Furthermore, you can list synthetic resin seat which is strengthened with glass cloth and mat, synthetic organic fiber cloth and mat, or paper or other reinforcement as insulating property substrate which is used in order to penetrate conductor bump in this embodiment.

thickness 20 - 400; μm extent is desirable.

Here, for example polycarbonate resin, polysulfone resin, thermoplastic polyimide resin, poly tetrafluoroethylene hexafluoro propylene resin, you can list poly (ether ether ketone) resin or other thermoplastic resin, epoxy resin, bismaleimide triazine resin, polyimide resin, phenolic resin, polyester resin, melamine resin or other thermosetting resin, or butadiene rubber, butyl rubber, natural rubber, neoprene rubber, silicone rubber or other rubber as synthetic resin.

【0051】

And, formation of conductor bump of aforementioned abbreviation conical shape, when it forms with electrical conductivity composition, with printing method which uses for example relatively thick metal mask, can form conductor bump group of abbreviation conical shape where aspect ratio is high.

In addition, as for height of conductor bump group of aforementioned abbreviation conical shape, generally, 20 - 500; μm extent are possible.

【0052】

Regarding to this invention, in specified position of for example copper foil or other support substrate aspect, you push the ball of gold or copper as motor which forms conductor bump group of abbreviation conical shape with electrically conductive metal, you can form conductor (element) group of abbreviation conical shape where tip becomes pointed by after that detaching.

In addition also it is possible beforehand, to fill molten metal to the plate which formed recess which corresponds to shape of the conductor of abbreviation conical shape, to form conductor bump group of the abbreviation conical shape.

Furthermore to be a little thick coating fabric to do photosensitive resist on support film surface as other motor, after forming cavity group which had recess of trapezoid where tip becomes pointed by exposing from support film side, to remove aforementioned support film, in this support film removed surface the metal film tension, plating doing copper, gold, silver, solder, etc it is possible to specified position to form the conductor bump group of fine abbreviation conical shape.

【0053】

また、本発明において、前記略円錐形の導体バンプ群を支持する基体としては、離形性のあるフィルムあるいは金属箔などが挙げられ、この支持基体は 1 枚のシートであってもよく、パターン化されたものでもよく、その形状は特に限定されない。

【0054】

更に本発明において、前記略円錐形の導体バンプを合成樹脂系シートに貫通させる手段として、例えば、略円錐形の導体バンプ群を形成した支持基体、及び合成樹脂系シートなどをロールから巻き戻しながら、加熱して樹脂分を柔らかくし、例えば、寸法や変形の少ない金属製、硬質な耐熱性樹脂製、もしくはセラミック製のローラと、合成樹脂側には加圧したとき弾性的に変形するローラ、例えば前記のようなゴム製のローラとの間を通過させることにより、略円錐形の導体バンプが貫通し、合成樹脂系シート表面に両端側が露出してなる多層板を連続的に製造することができる。

【0055】

(第 2 の実施形態)以下、本発明の第 2 の実施形態について説明する。

なお、本実施形態以降の実施形態のうち、先行する実施形態と重複する部分については説明を省略する。

【0056】

図 18 は本実施形態に係るプリント配線基板の製造方法のフローを示したフローチャートであり、図 19~図 23 は同製造方法の各工程を模式的に示した垂直断面図である。

【0057】

本実施形態に係るプリント配線基板を製造するには、図 18 のステップ 1a~6a に従って多層板 7a を形成する。

このステップ 1a~6a は、上記第 1 の実施形態のステップ 1~6 と同じ内容であり、本実施形態のステップ 1b~2b は、受動素子部材 6 を形成する組成物を「第 1 の組成物 1」と命名した以外は上記第 1 の実施形態のステップ 1'~2' と同じである。

abbreviation conical shape.

【0053】

In addition, regarding to this invention, you can list film or the metal foil etc which has mold release property as substrate which supports conductor bump group of aforementioned abbreviation conical shape, this support substrate is goodeven with seat of one layer, is possible to be something which patterning is done, shape especially is not limited.

【0054】

Furthermore regarding to this invention, from roll rewinding, heating support substrate, and synthetic resin seat etc which formed conductor bump group of the for example abbreviation conical shape as motor which penetrates conductor bump of aforementioned abbreviation conical shape to synthetic resin seat, it makes the resin content soft, metallic, hard where for example dimension and deformation are little the roller of heat resistant resin make, or ceramic and, When pressurizing on synthetic resin side, in order to become deformed in the elastic roller, for example aforementioned, conductor bump of abbreviation conical shape penetrates by passing between roller of rubber, multilayer board which both end sides exposes in synthetic resin sheet surface and becomes can be produced in continuous.

【0055】

You explain below (second embodiment), concerning second embodiment of this invention.

Furthermore, explanation is abbreviated among embodiment after the this embodiment, embodiment and overlap which precede concerning portion which is done.

【0056】

As for Figure 18 with flowchart which shows flow of manufacturing method of printed circuit board which relates to this embodiment, Figure 19~Figure 23 is perpendicular cross section which shows each step of same manufacturing method in schematic.

【0057】

printed circuit board which relates to this embodiment is produced, following to the step 1a~6a of Figure 18, it forms multilayer board 7a.

As for this step 1a~6a, with same content as step 1~6 of the above-mentioned first embodiment, as for step 1b~2b of this embodiment, composition which forms passive element part material 6 "first composition 1" with other than designating, it is same as step 1'~2' of above-mentioned first embodiment.

【0058】

ステップ 1a~6a 及びステップ 1b~2b を経て図 19 に示したような多層板 7a が得られたら、この多層板 7a の図中上面側に形成された配線層 5b と配線層 5c とにわたって、受動素子を形成する組成物 2 を例えば印刷技術を用いて塗布し(ステップ 7a)、図 20 に示したような受動素子部材 8(第 1 の受動素子部材)を形成する。

【0059】

この第 2 の受動素子部材 8 は前記受動素子部材 6 と同じ性質の受動素子を形成するものであるが、異なる性質の受動素子を形成するものであってもよいが、同じ性質の受動素子は同一層上に形成することが製造工程上有利であるので、図 20 のように形成する層が異なる場合には異なる性質の受動素子を配設するのが好ましい。

例えば、受動素子部材 6 が抵抗 R を構成する抵抗性組成物を塗布したものであれば、受動素子部材 8 はコンデンサー C を構成する誘電性組成物を塗布したものにすることが好ましい。

【0060】

図 20 のように第 2 の組成物を塗布したら、この第 2 の組成物を乾燥させて第 2 の受動素子部材 8 を形成して(ステップ 8a)、積層体 7b を得る。

【0061】

一方、積層体 7b とは別個に導体板 11 を用意し、この導体板 11 上に導体バンプ群 12、12、…を形成し(ステップ 1c)、これにプリプレグ 13 を載置し(ステップ 2c)、プレスして(ステップ 3c)、図 21 のような積層体 14 を形成する。

【0062】

次に先の積層体 7b と積層体 14 とを、図 21 に示したように導体バンプ群 12、12、…の先端側と第 2 の受動素子部材 8 とが対向する向きに載置し(ステップ 9a)する。

【0063】

しかる後にこの状態で積層体 7b と積層体 14 とを例えばローラープレス間に通すことによりプレスして(ステップ 10a)、導体バンプ群 12、12、…の

【0058】

Passing by step 1a~6a and step 1b~2b, when kind of multilayer board 7a which it shows in Figure 19 acquired, coating fabric it does composition 2 which forms passive element over with wiring layer 5b and wiring layer 5c which were formed to in the diagram top side of this multilayer board 7a, making use of for example printing technology and (step 7a), it forms the passive element part material 8 kind of (first passive element part material) which is shown in Figure 20.

【0059】

This second passive element part material 8 as aforementioned passive element part material 6 and being something which forms passive element of same property it may be something which forms passive element of property which differs, but because forms passive element of same property on production step is profitable with respect to same layer, Like Figure 20 when layer which is formed differs it is desirable to arrange passive element of property which differs.

If for example passive element part material 6 is something which resistance composition which resistor R the configuration is done coating fabric is done, as for passive element part material 8 it is desirable to make that coating fabric does dielectric property composition which the configuration does capacitor C.

【0060】

Like Figure 20 when second composition is done coating fabric, drying this second composition, forming second passive element part material 8, (step 8a), you obtain stack body 7b.

【0061】

On one hand, you prepare conductor sheet 11 separately with stack body 7b, conductor bump group 12 and 12... form on this conductor sheet 11 and (step 1c), you mount prepreg 13 in this and (step 2c), press doing, (step 3c), you form stack body 14 like Figure 21.

【0062】

As shown stack body 7b and stack body 14 ahead, next in Figure 21, conductor bump group 12 and 12... it does to mount in direction where end side and second passive element part material 8 oppose, (step 9a).

【0063】

After that press doing by with this state passing through the stack body 7b and stack body 14 between for example roller press (step 10a), conductor bump group 12 and 12... the end

先端側を配線層 5a~5b に当接させる。

このとき、導体バンプ群 12,12,...の一部(導体バンプ 12a と 12b)は第 2 の受動素子部材 8 を貫通してから配線層 5b,5c に当接する。

この第 2 の受動素子部材 8 を貫通することにより導体バンプ 12a と 12b とは受動素子部材 8 と接触して第 2 の受動素子を形成し、図 22 に示したような積層体 15 を形成する。

【0064】

次いでこの積層体 15 の図中上面の導体板 11 について例えばエッチング処理を施すことによりパターニングして(ステップ 11a)、配線層 11a を形成することにより図 23 に示したような多層板 16 が得られる。

【0065】

本実施形態では、種類の異なる二つの受動素子を異なる絶縁性基材の中に埋設しているもので、更に集積度を向上させることができるという特有の効果が得られる。

【0066】

また、本実施形態では異なる種類の受動素子部材を異なる絶縁性基材の層に形成しているので、同一層上に 2 種類の組成物を塗り分ける手間が掛からないので、追加される工数を最小限に抑えることができる。

【0067】

(第 3 の実施形態)本実施形態では、第 1 の実施形態で用いた積層体 4 と同じ積層体 4 を用いる。

【0068】

図 24 は本実施形態に係るプリント配線基板の製造方法のフローを示したフローチャートであり、図 25~図 27 は同製造方法の各工程を模式的に示した垂直断面図である。

【0069】

本実施形態に係るプリント配線基板を製造するには、図 24 のステップ 1d~3d の工程を行なうことにより図 25 に示したような積層体 4 を得る。

この積層体 4 とは別個に別の導体板 21 を用意し、この導体板 21 の一方の面上の、導体バンプ 2a を突き当てる位置に第 1 の組成物を例えば印刷技術を用いて塗布する(ステップ 1e)。

side it contacts wiring layer 5a~5b.

After this time, conductor bump group 12 and 12... part (conductor bump 12a and 12 b) penetrating second passive element part material 8, it contacts wiring layer 5b,5c.

conductor bump 12a and 12 b contacting with passive element part material 8 by penetrating this second passive element part material 8, it forms second passive element, it forms kind of stack body 15 which is shown in Figure 22.

【0064】

Next patterning doing by administering for example etching treatment, concerning conductor sheet 11 of in the diagram top of this stack body 15, kind of multilayer board 16 which it shows in the Figure 23 (step 11a), by forming wiring layer 11a is acquired.

【0065】

Because with this embodiment, passive element of two where kind differs embedding is designated as in insulating property substrate which differs, furthermore the peculiar effect that is acquired degree of integration it can improve.

【0066】

In addition, because with this embodiment passive element part material of kind which differs is formed in layer of insulating property substrate which differs, to paint composition of 2 kinds with respect to same layer, because labor which is divided does not catch, fabrication steps which is added is held down to minimum, it is possible .

【0067】

With (embodiment of third) this embodiment, same stack body 4 as stack body 4 which is used with the first embodiment is used.

【0068】

As for Figure 24 with flowchart which shows flow of manufacturing method of printed circuit board which relates to this embodiment, Figure 25~Figure 27 is perpendicular cross section which shows each step of same manufacturing method in schematic.

【0069】

printed circuit board which relates to this embodiment is produced, kind of stack body 4 which is shown in Figure 25 by doing step of step 1d~3d of the Figure 24 is obtained.

Another conductor sheet 21 is prepared separately with this stack body 4, conductor bump 2a on the one surface of this conductor sheet 21 is pierced and first composition coating fabric is done in position which is applied making use of for example printing technology (step 1e).

またこのとき、導体バンプ 2b を突き当てる位置に第 2 の組成物を塗布してもよい。

上記第 1 の組成物と第 2 の組成物とは同種類の受動素子を形成する組成物であってもよく、また異なる種類の受動素子を形成する組成物であってもよい。

【0070】

導体板 21 上に第 1 の組成物と希望する場合には第 2 の組成物とを塗布後乾燥して(ステップ 2e)、図 25 に示したような受動素子部材 22 と受動素子部材 23 とを形成する。

【0071】

しかる後に導体板 21 と積層体 4 とを、図 25 に示したように導体バンプ群 2a,2b,2,2,...の先端側と受動素子部材 22,23 とが対向する向きに載置する(ステップ 4d)。

この状態で導体板 21 と積層体 4 とを例えばローラプレス間に通すことによりプレスすると(ステップ 5d)、導体バンプ 2a が受動素子部材 22 の図中下面側に当接し、導体バンプ 2b が受動素子部材 23 の図中下面側に当接すると同時に導体バンプ群 2,2,...の先端側が導体板 21 に当接して図 26 に示したような導体板 1 と導体 21 との間で層間接続が形成された積層体 24 が得られる。

【0072】

こうして得られた積層体 24 の上下の導体板 1 及び 21 について例えばエッチング処理を施すことによりパターニングして(ステップ 6d)、それぞれ配線層 1a 及び配線層 21a を形成することにより図 27 に示したような多層板 25 が得られる。

【0073】

本実施形態によれば、導体バンプ 2a や導体バンプ 2b と導体板 21 との間で基板の厚さ方向に受動素子を形成しているの、配線層 21a の図中水平方向の広がり極めて小さい受動素子を基板内に形成することができる。

したがって、配線層 21a 上には更に各種半導体素子を高密度で実装できるので、集積度を更に向上させることができる、という特有の効果が得られる。

【0074】

In addition this time, it pierces conductor bump 2b and coating fabric it is possible to position which is applied to do second composition.

Above-mentioned first composition and second composition it is good even with composition which forms passive element of same kind, it is good even with composition which forms passive element of kind which in addition differs.

【0070】

When first composition you desire on conductor sheet 21, after coating fabric drying second composition, (step 2e), passive element part kind of material it forms 22 which is shown in Figure 25 and passive element part material 23.

【0071】

After that as shown conductor sheet 21 and stack body 4, in Figure 25, it mounts in end side of conductor bump group 2 a,2b,2,2,... and direction where passive element part material 22 and 23 opposes (step 4d).

When press it does by with this state passing through conductor sheet 21 and stack body 4 between for example roller press (step 5d), conductor bump 2a contacts in the diagram under side of passive element part material 22, When conductor bump 2b contacts in the diagram under side of passive element part material 23, conductor bump group 2 and 2... end side contacting conductor sheet 21 simultaneously, stack body 24 where interlayer connection was formed between conductor sheet 1 and kind of conductor 21 which are shown in Figure 26 is acquired.

【0072】

In this way, patterning doing by administering for example etching treatment, concerning conductor sheet 1 and 21 of top and bottom of stack body 24 which is acquired, kind of multilayer board 25 which it shows in Figure 27 (step 6d), with respective wiring layer 1a and forming wiring layer 21a is acquired.

【0073】

According to this embodiment, because between conductor bump 2a and conductor bump 2b and conductor sheet 21 passive element is formed in thickness direction of substrate, passive element where spreading of in the diagram horizontal direction of wiring layer 21a quite is small can be formed inside substrate.

Therefore, because on wiring layer 21a furthermore various semiconductor element can be mounted with high density, peculiar effect that furthermore it can improve, is acquired degree of integration.

【0074】

なお、受動素子部材 22 と 23 とを同じ誘電性組成物又は抵抗性組成物を用いて形成してもよいことは言うまでもない。

【0075】

(第 4 の実施形態)図 28 は本実施形態に係るプリント配線基板の製造方法のフローを示したフローチャートであり、図 29~図 33 は同製造方法の各工程を模式的に示した垂直断面図である。

【0076】

本実施形態に係るプリント配線基板を製造するには、まず銅箔などの導体板 31 を用意し、この導体板 31 の上に例えば印刷技術を用いて誘電性組成物又は抵抗性組成物を塗布する(ステップ 1f)。

こうして誘電性組成物又は抵抗性組成物を塗布した導体板 31 を乾燥して(ステップ 2f)、図 29 に示したような受動素子部材 32,32 が形成された導体板 31A を得る。

【0077】

次に導体板 31A の受動素子 32,32 を形成した面上に例えば印刷技術を用いて例えば銀ペーストなどの導電性組成物からなる略円錐形の導体バンプ群 33,33,... を形成して(ステップ 3f)、図 30 に示したような導体板 31B を得る。

【0078】

このとき、受動素子部材 32,32 の上面上に導体バンプ 33a,33a が形成される。

【0079】

こうして得た導体板 31B の導体バンプ群 33a,33a,33,33,... の上にプリプレグ 34 と更にその上に別の導体板 35 とを載置し(ステップ 4f)、この状態で導体板 31B、プリプレグ 34、及び導体板 35 を例えばローラープレスの間に通すなどの方法によりプレスすると(ステップ 5f)、導体バンプ群 33a,33a,33,33,... がプリプレグ 34 を貫通し、導体バンプ群 33a,33a,33,33,... の先端側が導体板 35 の下面側に当接して図 32 に示したような導体板 31 と導体板 35 との間が層間接続された積層体 36 が得られる。

【0080】

こうして得た積層体 36 の上下各面の導体板

Furthermore, passive element part material it is possible to form 22 and 23 making use of same dielectric property composition or resistance composition.

【0075】

As for (embodiment of 4 th) Figure 28 with flowchart which shows flow of manufacturing method of printed circuit board which relates to this embodiment, Figure 29~Figure 33 is perpendicular cross section which shows each step of same manufacturing method in schematic.

【0076】

printed circuit board which relates to this embodiment is produced, copper foil or other conductor sheet 31 is prepared first, dielectric property composition or resistance composition coating fabric is done on this conductor sheet 31 making use of for example printing technology, (step 1f).

In this way, drying conductor sheet 31 which dielectric property composition or resistance composition coating fabric is done, (step 2f), you obtain conductor sheet 31 A where passive element part kind of material 32 which is shown in Figure 29 and 32 was formed.

【0077】

conductor bump group 33 of abbreviation conical shape which consists of for example silver paste or other electrical conductivity composition making use of for example printing technology and 33... forming on surface which formed passive element 32,32 of conductor sheet 31 A next (step 3f), you obtain kind of conductor sheet 31 B which is shown in Figure 30.

【0078】

This time, passive element part material conductor bump 33a,33a is formed on top of 32 and 32.

【0079】

In this way, when on conductor bump group 33 a,33a,33,33,... of conductor sheet 31 B which is acquired prepreg 34 furthermore it mounts another conductor sheet 35 on that and (step 4f), press it does with or other method which with this state passes through conductor sheet 31 B, prepreg 34, and conductor sheet 35 between for example roller press (step 5f), conductor bump group 33 a,33a,33,33,... penetrates prepreg 34, end side of conductor bump group 33 a,33a,33,33,... contacting under side of the conductor sheet 35, between of conductor sheet 31 and kind of conductor sheet 35 which are shown in Figure 32 is acquired stack body 36 which interlayer connection is done.

【0080】

In this way, concerning conductor sheet 31,35 of top and

31,35 について例えばエッチング処理によりパターンニングすると(ステップ 6f)、図 33 に示したような多層板 37 が形成される。

【0081】

本実施形態では、受動素子部材 32 を導体バンプ 33 の底面側に配設しているため、導体バンプ 33 との接続が確実となる。

また、受動素子部材 32 の厚さが終始一定であるため、受動素子の能力を所期の値のものとすることが容易になるという特有の効果が得られる。

【0082】

また、本実施形態によれば、導体バンプ 33a と導体板 31,33 との間で基板の厚さ方向に受動素子を形成しているため、配線層 31a,35a の図中水平方向の広がり方が極めて小さい受動素子を基板内に形成することができる。

したがって、配線層 31a,35a 上には更に各種半導体素子を高密度で実装できるので、集積度を更に向上させることができる、という効果が得られる。

【0083】

(第 5 の実施形態)図 34 は本実施形態に係るプリント配線基板の製造方法のフローを示したフローチャートであり、図 35~図 38 は同製造方法の各工程を模式的に示した垂直断面図である。

【0084】

本実施形態に係るプリント配線基板を製造するには、まず銅箔などの導体板 41 を用意し、この導体板 41 の上に例えば印刷技術により誘電性組成物又は抵抗性組成物などの所期の受動素子を形成する組成物を用いて略円錐形のバンプ群 42,42,...を形成し(ステップ 1g)、次いでこれらバンプ群 42,42,...を乾燥して(ステップ 2g)、図 35 に示したような導体板 41A を得る。

【0085】

次に、図 36 に示したように導体板 41 のバンプ群 42,42,...の上に絶縁性基材プリプレグ 43 と、更にその上に別の導体板 44 とを載置する(ステップ 3g)。

【0086】

bottom each aspect of the stack body 36 which is acquired when patterning it does with for example etching treatment (step 6f), the kind of multilayer board 37 which is shown in Figure 33 is formed.

【0081】

Because with this embodiment, passive element part material 32 is arranged in bottom surface side of conductor bump 33, connection with conductor bump 33 becomes secure.

In addition, because thickness of passive element part material 32 is beginning and ending and fixed, capacity of passive element is designated as those of anticipated value, peculiar effect that is acquired it becomes easy.

【0082】

In addition, according to this embodiment, because between conductor bump 33a and the conductor sheet 31,33 passive element is formed in thickness direction of substrate, passive element where spreading of in the diagram horizontal direction of wiring layer 31 a,35a quite is small can be formed inside substrate.

Therefore, because on wiring layer 31 a,35a furthermore various semiconductor element can be mounted with high density, effect that furthermore it can improve, is acquired degree of integration.

【0083】

As for (embodiment of 5 th) Figure 34 with flowchart which shows flow of manufacturing method of printed circuit board which relates to this embodiment, Figure 35~Figure 38 is perpendicular cross section which shows each step of same manufacturing method in schematic.

【0084】

printed circuit board which relates to this embodiment is produced, you prepare the copper foil or other conductor sheet 41 first, bump group 42 of abbreviation conical shape and 42... you form on this conductor sheet 41 and making use of composition which forms dielectric property composition or resistance composition or other anticipated passive element with for example printing technology (step 1g), next these bump groups 42 and 42...drying, (step 2g), you obtain kind of conductor sheet 41A which is shown in Figure 35.

【0085】

As next, shown in Figure 36, bump group 42 of conductor sheet 41 and 42... on insulating property substrate prepreg 43 and, furthermore another conductor sheet 44 is mounted on that (step 3g).

【0086】

しかる後にこの状態で導体板 41A、プリプレグ 43、及び導体板 44 を、例えばローラープレス間を通すなどの方法によりプレスすると(ステップ 4g)、バンプ群 42,42,...が絶縁性基材プリプレグ 43 に貫通すると同時にバンプ群 42,42,...の先端側が導体板 44 に当接して図 37 に示したような前記導体板 41 と導体板 44 との間で層間接続が形成された積層体 45 が得られる。

【0087】

こうして得られた積層体 45 の上下各面に配設された導体板 41,44 に例えばエッチング処理を施すなどの方法によりパターニングを行ない(ステップ 5g)、図 38 に示したような配線層 41a,44a がそれぞれ形成された多層板 46 が得られる。

【0088】

本実施形態では、バンプ自体を誘電性組成物又は抵抗性組成物で構成しているので、多層板完成後はバンプ自身がコンデンサー C や抵抗 R などの受動素子として機能する。

そのため、更に集積度を向上させることができる。

【0089】

上述した各実施形態に記載された基板内蔵抵抗(抵抗組成物の塗布・印刷により基板内に形成された抵抗)、基板内蔵コンデンサー(コンデンサー組成物の塗布・印刷により基板内に形成されたコンデンサー)はプリント配線基板上に形成される電気回路のいかなる抵抗、コンデンサーとしても使用可能であるが、特に電源端子、GND 端子接続部に形成された場合には、その基板に実装する半導体装置の設計変更によって端子位置が変更される可能性が低く、特に有効である。

【0090】

また、これらの端子に接続される受動素子は特性変動の許容範囲が広いため、本発明の実施は特に有効である。

【0091】

【発明の効果】

本発明によれば、導体バンプ貫通法による製造工程の途中で誘電性組成物又は抵抗性組成物を導体板の表面に塗布するので、貫通孔を穿

After that when press it does conductor sheet 41A, prepreg 43, and conductor sheet 44, with the or other method which passes through between for example roller press with this state (step 4g), when bump group 42 and 42... penetrates to insulating property substrate prepreg 43, bump group 42 and 42... end side contacting conductor sheet 44 simultaneously, stack body 45 where interlayer connection was formed aforementioned conductor sheet 41 and kind of between the conductor sheet 44 are shown in Figure 37 is acquired.

【0087】

In this way, patterning is done and with or other method which administers for example etching treatment to conductor sheet 41,44 which is arranged on top and bottom each aspect of stack body 45 which is acquired (step 5g), multilayer board 46 where kind of wiring layer 41a,44a which is shown in Figure 38 was respectively formed is acquired.

【0088】

Because with this embodiment, bump itself configuration is done with dielectric property composition or resistance composition, after multilayer board completion bump itself it functions as capacitor C and resistor R or other passive element.

Because of that, furthermore degree of integration it can improve.

【0089】

substrate built-in resistor which is stated in each embodiment which the description above is done (resistor which was formed inside substrate by coating fabric * printing of resistor composition), substrate built-in capacitor (capacitor which was formed inside substrate by coating fabric * printing of capacitor composition) is usable as whatever resistor, capacitor of electrical circuit which is formed on printed circuit board, but when it was formed to especially power supply terminal, GND terminal terminal area, possibility where terminal position is modified with design change of semiconductor device which is mounted in substrate is low, especially effective.

【0090】

In addition, as for passive element which is connected to these terminal because tolerance of characteristic variation is wide, execution of this invention especially is effective.

【0091】

【Effects of the Invention】

According to this invention, because with conductor bump penetration method in the middle of production step dielectric property composition or resistance composition coating fabric

孔したり、その貫通孔内に誘電性組成物又は抵抗性組成物を充填する手間が省ける。

その結果、導体バンプ貫通法の製造工程に比べ、僅かな工程を追加するだけで受動素子を多層板内に形成することができ、製造工程数の増加を最小限に抑えることができる。

【0092】

また、本発明では、誘電性組成物又は抵抗性組成物からなる受動性素子部材を絶縁性基材とこの絶縁性基材に積層される導体板や配線層との間に埋設され、導体バンプ、導体板、或いは配線層、との間で受動素子を形成するので、多層板の内部に所定の受動素子を内蔵させることができる。

そのため、多層板の最外層表面を広く利用することができ、より多くの素子や部品を実装することができるので、集積度を更に向上させることができる。

【図面の簡単な説明】

【図1】

第1の実施形態に係るプリント配線基板の製造方法のフローを示したフローチャートである。

【図2】

第1の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図3】

第1の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図4】

第1の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図5】

第1の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図6】

isdesignated as surface of conductor sheet, perforation it does through hole, the labor which is filled can exclude dielectric property composition or resistance composition inside the through hole.

As a result, just adds little step forms passive element inside the multilayer board in comparison with production step of conductor bump penetration method, to be possible, increase of number of production steps is held down to the minimum, it is possible .

【0092】

In addition, with this invention, embedding to designate passive characteristic element part material which consists of dielectric property composition or resistance composition as between conductor sheet and wiring layer which are laminated to insulating property substrate and this insulating property substrate, because passive element is formed between conductor bump、conductor sheet、or the wiring layer、, predetermined passive element can be built in to internal of multilayer board.

Because of that, outermost layer surface of multilayer board is utilized widely to be possible, because many element and part can be mounted, degree of integration furthermore it can improve.

[Brief Explanation of the Drawing(s)]

[Figure 1]

It is a flowchart which shows flow of manufacturing method of printed circuit board which relates to first embodiment.

[Figure 2]

It is a perpendicular cross section which shows production step of printed circuit board which relates to the first embodiment.

[Figure 3]

It is a perpendicular cross section which shows production step of printed circuit board which relates to the first embodiment.

[Figure 4]

It is a perpendicular cross section which shows production step of printed circuit board which relates to the first embodiment.

[Figure 5]

It is a perpendicular cross section which shows production step of printed circuit board which relates to the first embodiment.

[Figure 6]

第 1 の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図 7】

第 1 の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図 8】

第 1 の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図 9】

第 1 の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図 10】

第 1 の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図 11】

第 1 の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図 12】

第 1 の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図 13】

第 1 の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図 14】

第 1 の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図 15】

第 1 の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

【図 16】

従来の多層板を用いた半導体パッケージの垂直断面図である。

It is a perpendicular cross section which shows production step of printed circuit board which relates to the first embodiment.

[Figure 7]

It is a perpendicular cross section which shows production step of printed circuit board which relates to the first embodiment.

[Figure 8]

It is a perpendicular cross section which shows production step of printed circuit board which relates to the first embodiment.

[Figure 9]

It is a perpendicular cross section which shows production step of printed circuit board which relates to the first embodiment.

[Figure 10]

It is a perpendicular cross section which shows production step of printed circuit board which relates to the first embodiment.

[Figure 11]

It is a perpendicular cross section which shows production step of printed circuit board which relates to the first embodiment.

[Figure 12]

It is a perpendicular cross section which shows production step of printed circuit board which relates to the first embodiment.

[Figure 13]

It is a perpendicular cross section which shows production step of printed circuit board which relates to the first embodiment.

[Figure 14]

It is a perpendicular cross section which shows production step of printed circuit board which relates to the first embodiment.

[Figure 15]

It is a perpendicular cross section which shows production step of printed circuit board which relates to the first embodiment.

[Figure 16]

It is a perpendicular cross section of semiconductor package which uses conventional multilayer board.

【図17】

第 1 の実施形態に係る多層板を用いた半導体パッケージの垂直断面図である。

[Figure 17]

It is a perpendicular cross section of semiconductor package which uses multilayer board which relates to the first embodiment.

【図18】

第 2 の実施形態に係るプリント配線基板の製造方法のフローを示したフローチャートである。

[Figure 18]

It is a flowchart which shows flow of manufacturing method of printed circuit board which relates to second embodiment.

【図19】

第 2 の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

[Figure 19]

It is a perpendicular cross section which shows production step of printed circuit board which relates to the second embodiment.

【図20】

第 2 の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

[Figure 20]

It is a perpendicular cross section which shows production step of printed circuit board which relates to the second embodiment.

【図21】

第 2 の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

{Figure 21 }

It is a perpendicular cross section which shows production step of printed circuit board which relates to the second embodiment.

【図22】

第 2 の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

{Figure 22 }

It is a perpendicular cross section which shows production step of printed circuit board which relates to the second embodiment.

【図23】

第 2 の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

{Figure 23 }

It is a perpendicular cross section which shows production step of printed circuit board which relates to the second embodiment.

【図24】

第 3 の実施形態に係るプリント配線基板製造方法のフローを示したフローチャートである。

{Figure 24 }

It is a flowchart which shows flow of printed circuit board manufacture method of relating to embodiment of third.

【図25】

第 3 の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

{Figure 25 }

It is a perpendicular cross section which shows production step of printed circuit board which relates to the embodiment of third.

【図26】

第 3 の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

{Figure 26 }

It is a perpendicular cross section which shows production step of printed circuit board which relates to the embodiment of third.

【図27】

第 3 の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

{Figure 27 }

It is a perpendicular cross section which shows production step of printed circuit board which relates to the embodiment of third.

【図28】

第4の実施形態に係るプリント配線基板の製造方法のフローを示したフローチャートである。

{Figure 28 }

It is a flowchart which shows flow of manufacturing method of printed circuit board which relates to embodiment of 4 th.

【図29】

第4の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

{Figure 29 }

It is a perpendicular cross section which shows production step of printed circuit board which relates to the embodiment of 4 th.

【図30】

第4の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

{Figure 30 }

It is a perpendicular cross section which shows production step of printed circuit board which relates to the embodiment of 4 th.

【図31】

第4の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

{Figure 31 }

It is a perpendicular cross section which shows production step of printed circuit board which relates to the embodiment of 4 th.

【図32】

第4の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

{Figure 32 }

It is a perpendicular cross section which shows production step of printed circuit board which relates to the embodiment of 4 th.

【図33】

第4の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

{Figure 33 }

It is a perpendicular cross section which shows production step of printed circuit board which relates to the embodiment of 4 th.

【図34】

第5の実施形態に係るプリント配線基板の製造方法のフローを示したフローチャートである。

{Figure 34 }

It is a flowchart which shows flow of manufacturing method of printed circuit board which relates to embodiment of 5 th.

【図35】

第5の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

{Figure 35 }

It is a perpendicular cross section which shows production step of printed circuit board which relates to the embodiment of 5 th.

【図36】

第5の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

{Figure 36 }

It is a perpendicular cross section which shows production step of printed circuit board which relates to the embodiment of 5 th.

【図37】

第5の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

{Figure 37 }

It is a perpendicular cross section which shows production step of printed circuit board which relates to the embodiment of 5 th.

【図38】

第5の実施形態に係るプリント配線基板の製造工程を示した垂直断面図である。

{Figure 38 }

It is a perpendicular cross section which shows production step of printed circuit board which relates to the embodiment of 5 th.

【図39】

従来のプリント配線基板の製造方法の工程を示した垂直断面図である。

【符号の説明】

1
導体板(第1の導体板)

1a
配線層(第1の配線層)

2
導体バンプ

3
プリプレグ(絶縁性基材)

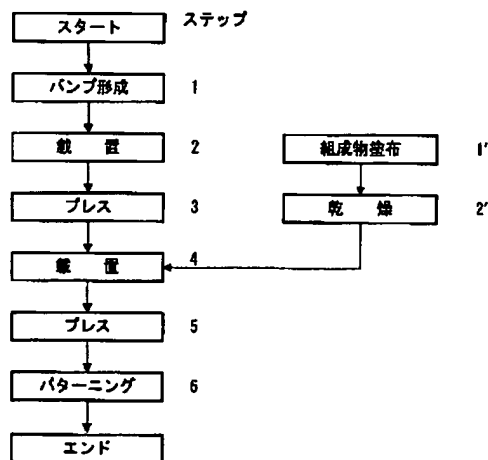
5
導体板(第2の導体板)

5a
配線層(第2の配線層)

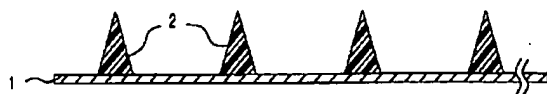
6
受動素子部材

Drawings

【図1】



【図2】



{Figure 39 }

It is a perpendicular cross section which shows step of manufacturing method of conventional printed circuit board.

[Explanation of Symbols in Drawings]

1
conductor sheet (first conductor sheet)

1 a
wiring layer (first wiring layer)

2
conductor bump

3
prepreg (insulating property substrate)

5
conductor sheet (second conductor sheet)

5 a
wiring layer (second wiring layer)

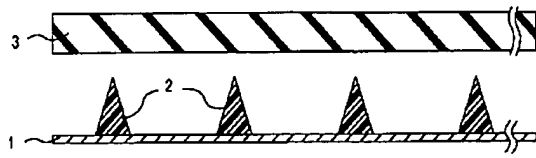
6
passive element part material

[Figure 1]

[Figure 2]

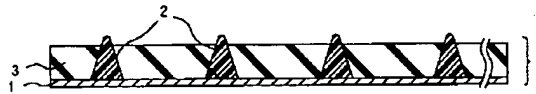
【図3】

[Figure 3]



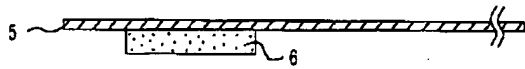
【図4】

[Figure 4]



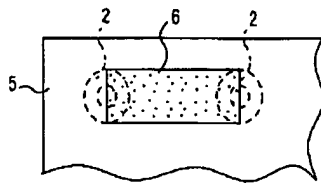
【図5】

[Figure 5]



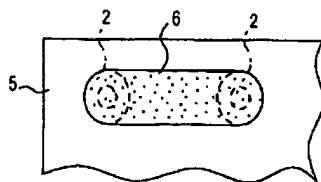
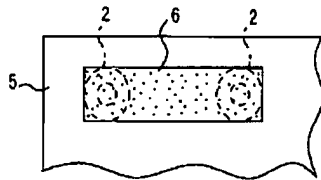
【図6】

[Figure 6]



【図7】

[Figure 7]

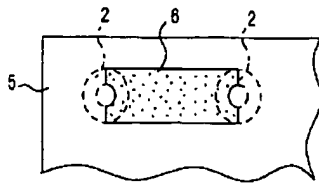


【図8】

[Figure 8]

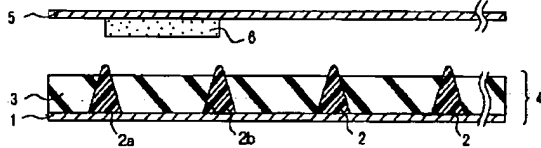
【図9】

[Figure 9]



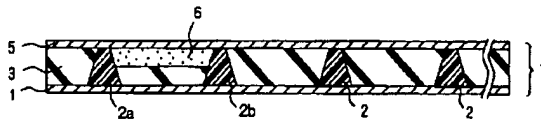
【図10】

[Figure 10]



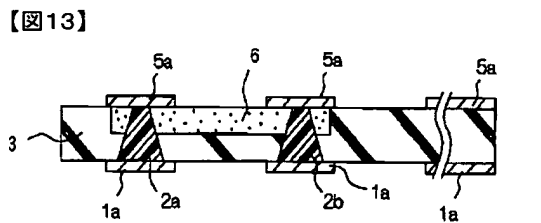
【図11】

[Figure 11]



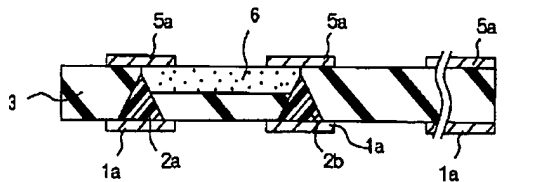
【図12】

[Figure 12]



【図14】

[Figure 14]

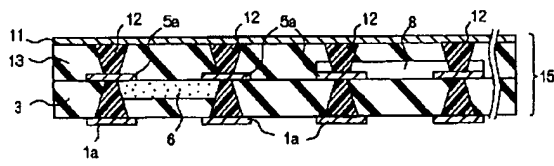


【図15】

[Figure 15]

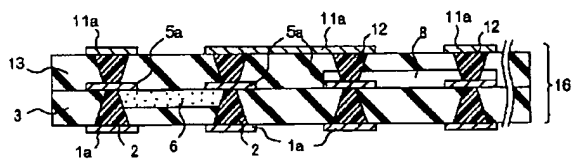
【図22】

{ Figure 22 }



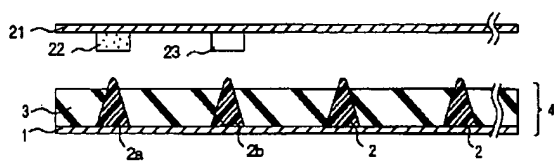
【図23】

{ Figure 23 }



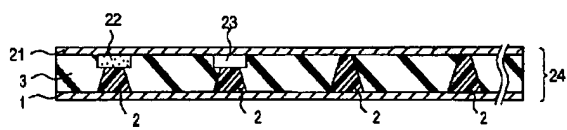
【図25】

{ Figure 25 }



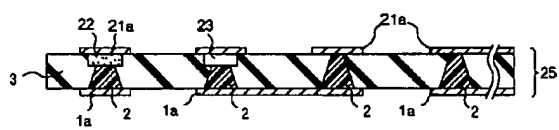
【図26】

{ Figure 26 }



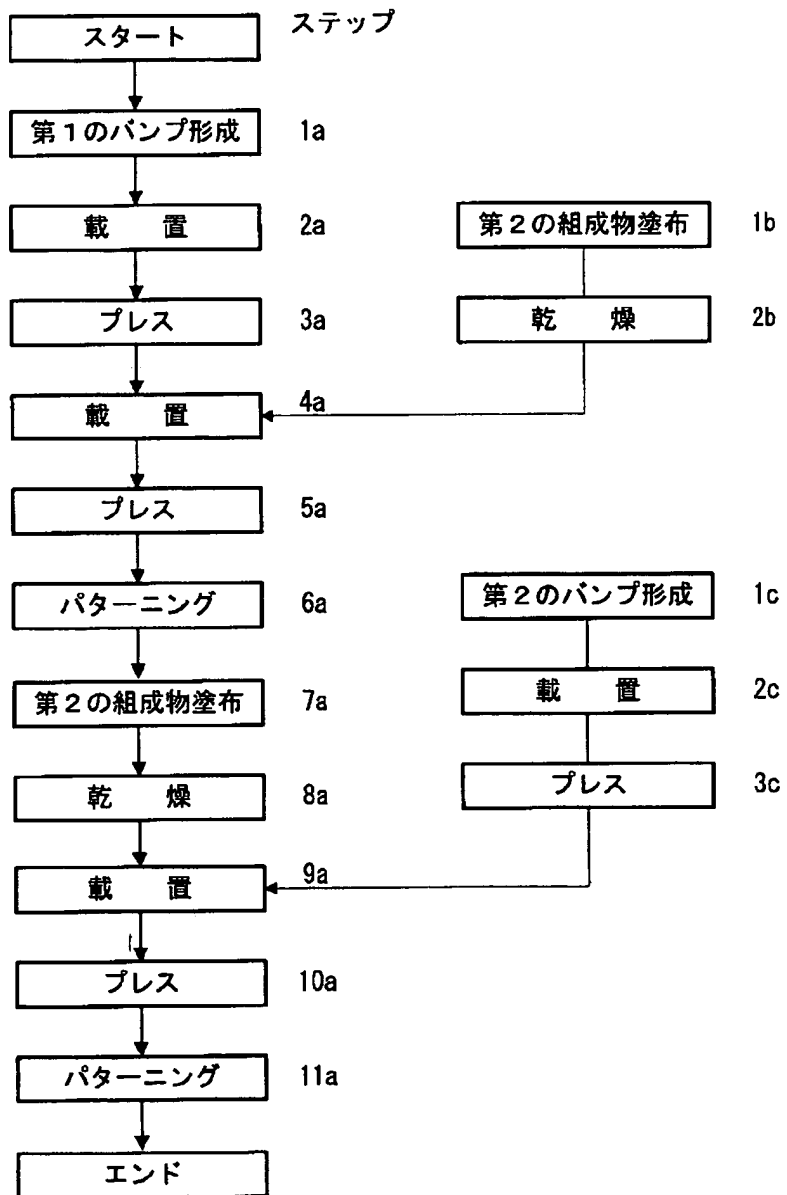
【図27】

{ Figure 27 }



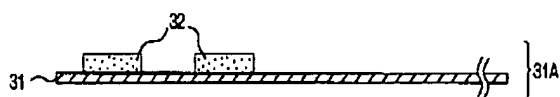
【図18】

{ Figure 18 }



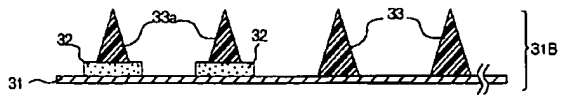
【図29】

{Figure 29 }

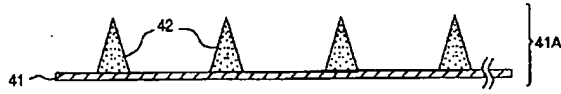


【図30】

{Figure 30 }



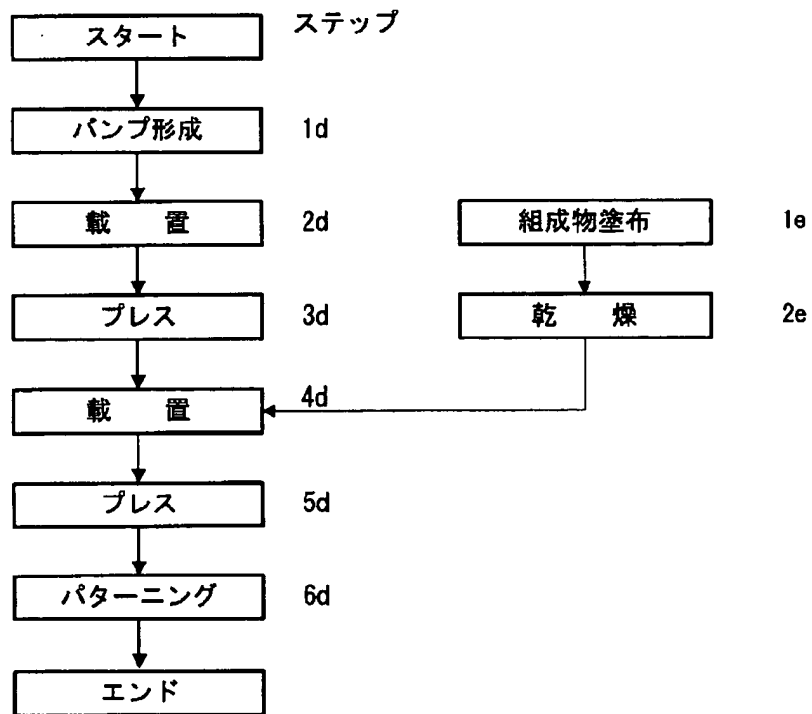
【図35】 {Figure 35 }



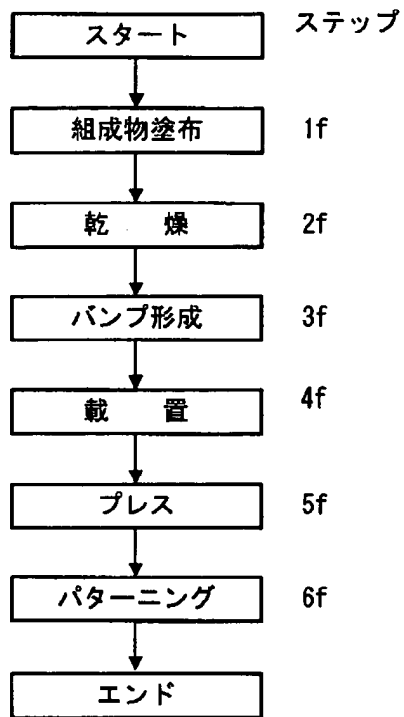
【図37】 {Figure 37 }



【図24】 {Figure 24 }

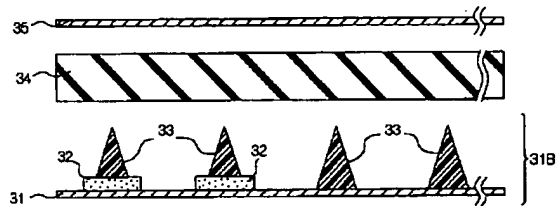


【図28】 {Figure 28 }



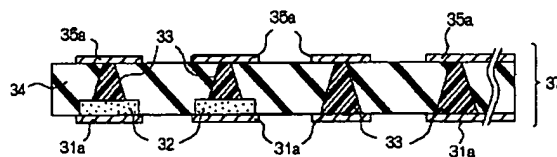
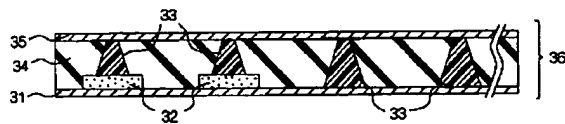
【図31】

{Figure 31 }



【図32】

{Figure 32 }

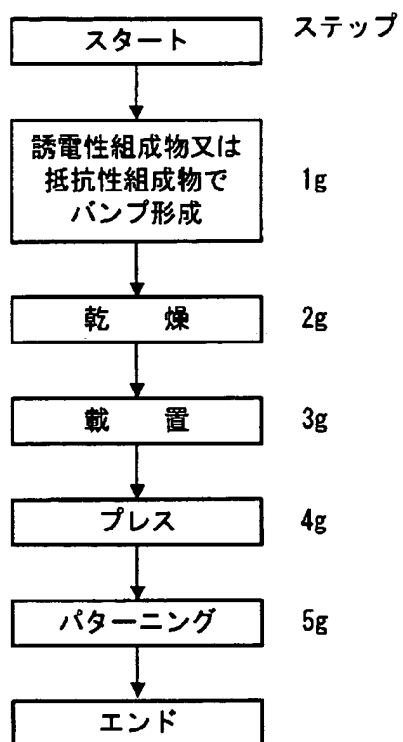


【図33】

{Figure 33 }

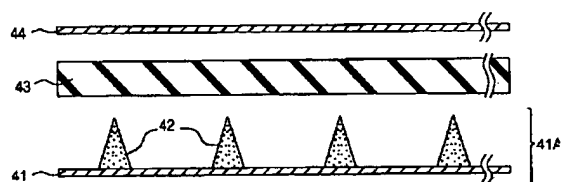
【図34】

{Figure 34 }



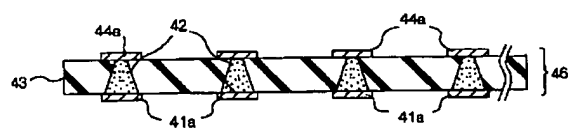
【図36】

{Figure 36 }



【図38】

{Figure 38 }



【図39】

{Figure 39 }

